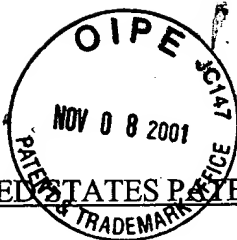


SON-2194

09/919,925



#4

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Patent Application of)

Takahiro FUKUHARA et al.)

Attn: Applications Branch

Application No. 09/919,925)

Filed: August 8, 2001)

For: IMAGE CODING DEVICE AND METHOD)
THEREOF AND IMAGE DECODING DEVICE)
AND METHOD THEREOF)

CLAIM TO PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
Washington, D.C. 20231

Sir:

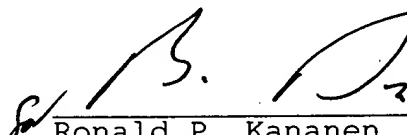
The benefit of the filing date of the following prior application filed in the following foreign country is hereby requested and the right of priority provided under 35 U.S.C. 119 is hereby claimed:

Japanese Patent Appl. No. P2000-240464 filed August 8, 2000

In support of this claim, filed herewith is a certified copy of said original foreign application.

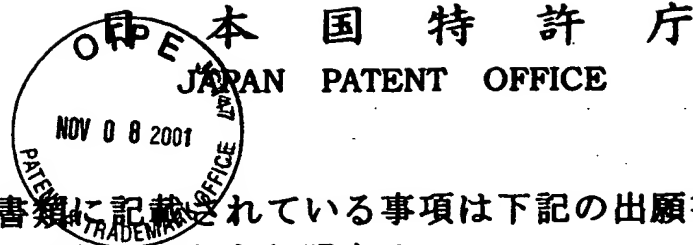
Respectfully submitted,

Dated: November 8, 2001


Ronald P. Kananen
Reg. No. 24,104

47,255

RADER, FISHMAN & GRAUER P.L.L.C.
1233 20TH Street, NW, Suite 501
Washington, DC 20036
202-955-3750-Phone
202-955-3751 - Fax
Customer No. 23353



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年 8月 8日

出願番号

Application Number:

特願2000-240464

出願人

Applicant(s):

ソニー株式会社

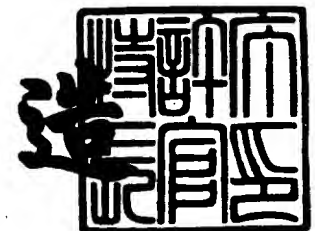
CERTIFIED COPY OF
PRIORITY DOCUMENT



2001年 7月 9日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



【書類名】 特許願

【整理番号】 0000655307

【提出日】 平成12年 8月 8日

【あて先】 特許庁長官 殿

【国際特許分類】 H03M 7/00

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 福原 隆浩

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 木村 青司

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100067736

【弁理士】

【氏名又は名称】 小池 晃

【選任した代理人】

【識別番号】 100086335

【弁理士】

【氏名又は名称】 田村 榮一

【選任した代理人】

【識別番号】 100096677

【弁理士】

【氏名又は名称】 伊賀 誠司

【手数料の表示】

【予納台帳番号】 019530

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707387

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像符号化装置及び方法並びに画像復号装置及び方法

【特許請求の範囲】

【請求項 1】 入力画像データを所定の領域だけメモリに読み出し蓄積するメモリ手段と、

上記メモリ手段にデータが蓄積され次第これら画像領域に対し水平または垂直方向のウェーブレット変換フィルタをかけるウェーブレット変換部と

を有する画像符号化装置であって、

上記ウェーブレット変換部は、固定小数点型ウェーブレット変換手段と、整数型ウェーブレット変換手段とを備えたこと

を特徴とする画像符号化装置。

【請求項 2】 上記固定小数点型ウェーブレット変換手段は、ビットシフト器とウェーブレット変換器とを有して構成され、

上記整数型ウェーブレット変換手段は、ウェーブレット変換器のみを有して構成されていること

を特徴とする請求項 1 記載の画像符号化装置。

【請求項 3】 上記整数型ウェーブレット変換手段のウェーブレット変換器と上記固定小数点型ウェーブレット変換手段のウェーブレット変換器とは、同じ構成を有していることを特徴とする請求項 2 記載の画像符号化装置。

【請求項 4】 上記ウェーブレット変換器は、乗算器またはシフト演算器、加減算器、レジスタから構成されていることを特徴とする請求項 3 記載の画像符号化装置。

【請求項 5】 上記整数型ウェーブレット変換手段のウェーブレット変換器と上記固定小数点型ウェーブレット変換手段のウェーブレット変換器とは、構成要素である乗算器またはシフト演算器、加減算器、レジスタを全て共通化していることを特徴とする請求項 3 記載の画像符号化装置。

【請求項 6】 可逆符号化を行う際には、上記整数型ウェーブレット変換手段を選択し、非可逆符号化を行う場合には、上記固定小数点型ウェーブレット変換手段を選択することを特徴とする請求項 1 記載の画像符号化装置。

【請求項 7】 画質重視の符号化を行う場合には、上記固定小数点型ウェーブレット変換手段を選択し、ハードウェアの削減、消費電力の省力化、低ビットレート符号化を行う際には上記整数型ウェーブレット変換手段を選択することを特徴とする請求項 1 記載の画像符号化装置。

【請求項 8】 入力画像データを所定の領域だけメモリに読み出し蓄積する工程と、

上記メモリにデータが蓄積され次第これら画像領域に対し水平または垂直方向のウェーブレット変換フィルタをかける工程と

を有する画像符号化方法であって、

上記ウェーブレット変換は、固定小数点型ウェーブレット変換と、整数型ウェーブレット変換とのいずれかを選択すること

を特徴とする画像符号化方法。

【請求項 9】 固定小数点型ウェーブレット逆変換手段と、

整数型ウェーブレット逆変換手段と、

上記固定小数点型ウェーブレット逆変換手段及び整数型ウェーブレット逆変換手段のいずれか一方で逆変換されて生成された復号画像を所定領域だけ書き込み・保持するメモリ手段と

を有することを特徴とする画像復号装置。

【請求項 10】 上記固定小数点型ウェーブレット逆変換手段は、ビットシフターとウェーブレット逆変換器とを有して構成され、上記整数型ウェーブレット逆変換手段は、ビットシフター無しのウェーブレット逆変換器のみを有して構成されていることを特徴とする請求項 9 記載の画像復号装置。

【請求項 11】 上記ウェーブレット逆変換器は、乗算器またはシフト演算器、加減算器、レジスタから構成されていることを特徴とする請求項 10 記載の画像復号装置。

【請求項 12】 上記整数型ウェーブレット逆変換手段と上記固定小数点型ウェーブレット逆変換手段とは、上記乗算器またはシフト演算器、加減算器、レジスタをすべて共通化していることを特徴とする請求項 11 記載の画像復号装置。

【請求項 13】 整数型ウェーブレット変換手段及び／又は固定小数点型ウェ

ーブレット変換手段を備えた符号化装置で生成された符号化ビットストリームが入力され、ウェーブレット逆変換手段と、高域成分係数のゲイン調整手段と、ビットシフト手段とを備えた画像復号装置であって、

上記入力された符号化ビットストリームより上記符号化装置でのウェーブレット変換が上記整数型か上記固定小数点型かを検知する手段を備え、

整数型であった際には、高域成分係数のゲイン調整と、ウェーブレット逆変換後のビットシフトを行うことなく、復号画像を出力し、固定小数点型であった際には、高域成分係数のゲイン調整と、ウェーブレット逆変換後のビットシフトを行うことで、復号画像を出力すること

を特徴とする画像復号装置。

【請求項 1 4】 整数型ウェーブレット変換手段及び／又は固定小数点型ウェーブレット変換手段を備えた符号化装置で生成された符号化ビットストリームが入力される画像復号装置であって、

上記入力された符号化ビットストリームより上記符号化装置でのウェーブレット変換が上記整数型か上記固定小数点型かを検知する手段と、

上記整数型ウェーブレット変換手段により変換された符号化ビットストリームを復号する整数型ウェーブレット逆変換手段とを備え、

上記入力された符号化ビットストリームが上記固定小数点型であった際には、復号動作を中断制御する手段を有すること

を特徴とする画像復号装置。

【請求項 1 5】 固定小数点型ウェーブレット逆変換工程又は整数型ウェーブレット逆変換工程を行うウェーブレット逆変換工程と、

上記ウェーブレット逆変換工程で逆変換されて生成された復号画像を所定領域だけメモリ手段に書き込み・保持する工程と

を有することを特徴とする画像復号方法。

【請求項 1 6】 整数型ウェーブレット変換手段及び／又は固定小数点型ウェーブレット変換手段を備えた符号化装置で生成された符号化ビットストリームが入力され、ウェーブレット逆変換を行う画像復号方法であって、

上記入力された符号化ビットストリームより上記符号化装置でのウェーブレッ

ト変換が上記整数型か上記固定小数点型かを検知する工程と、

上記整数型と検知された際には、高域成分係数のゲイン調整と、ウェーブレット逆変換後のビットシフトを行うことなく、復号画像を出力し、上記固定小数点型と検知された際には、高域成分係数のゲイン調整と、ウェーブレット逆変換後のビットシフトを行うことで、復号画像を出力する工程とを有すること特徴とする画像復号方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】

本発明は、ウェーブレット変換を用いて静止画または動画像を高効率に符号化する画像符号化装置及び方法並びに画像復号装置及び方法に関する。

【0002】

【従来の技術】

従来の代表的な画像圧縮方式としては、I S O（国際標準化機構：International Organization for Standardization）によって標準化されたJ P E G（Joint Photographic Coding Experts Group）方式がある。このJ P E G方式とは、D C T（離散コサイン変換：Discrete Cosine Transform）を用いて主に静止画を圧縮符号化する方式であり、比較的高いビットが割り当てられる場合には、良好な符号化・復号画像を供することが知られている。ただしこの方式においては、ある程度符号化ビット数を少なくすると、D C T特有のブロック歪みが顕著になり、主観的に劣化が目立つようになる。

【0003】

これとは別に、最近においては、画像をフィルタバンクと呼ばれるハイパス・フィルタとローパス・フィルタを組み合わせたフィルタによって複数の帯域に分割し、それらの帯域毎に符号化を行う方式の研究が盛んになっている。その中でも、ウェーブレット符号化は、D C Tで問題とされた高圧縮でブロック歪みが顕著になる、という欠点が無いことから、D C Tに代わる新たな技術として有力視されている。

【0004】

また、動画像符号化ではMPEG (Moving Picture image coding Experts Group) 方式があり、現在のところMPEG-1、MPEG-2、MPEG-4が知られているが、特にMPEG-2は、DVD (Digital Versatile Disc) のビデオ圧縮等に広く使われている。これらJPEG、MPEGの符号化手段としては、DCTの処理単位である 8×8 のブロック数個から構成されるマクロブロック (通常 16×16) 毎に符号化制御が行なわれている。

【0005】

現在、電子スチルカメラやビデオムービー等の製品では、圧縮符号化にJPEG方式やMPEG方式、あるいはいわゆるDV (Digital Video) 方式を採用するものが多く、これらの圧縮符号化方式はいずれも変換方式にDCTを用いている。今後ウェーブレット変換をベースにした上記製品が市場に出現するものと推測されるが、符号化方式の効率向上のための検討は、各研究機関で盛んに行われている。実際、JPEGの後継とも言える次世代の静止画国際標準方式として期待されているJPEG2000 (JPEGと同じ組織であるISO/IEC/JTC1SC29/WG1によって作業中) は、2000年12月にPart-1の標準化勧告が出される予定のフォーマットである。このJPEG2000では、画像圧縮の基本である変換方式として、既存のJPEGのDCTに代わり、ウェーブレット変換を採用することが決まっている。

【0006】

【発明が解決しようとする課題】

ところで、ウェーブレット変換を用いて、静止画のみならず動画像でも高品質な符号化画像を得ようとする場合には、次に述べるような問題点を解決することが重要である。すなわち、

(1) JPEG-2000のPart-1のFCD (Final Committee Draft) において、2000年7月現在規定されているウェーブレット変換のフィルタは2つある。1つは可逆変換用の整数型 (Integer) 5×3 フィルタであり、もう1つは非可逆の浮動小数点型 (Float) 7×9 フィルタである。

(2) 整数型 (Integer) 5×3 フィルタに比べて、浮動小数点型 (Float) 7×9 フィルタの構成上の複雑度は高く、両者を併用してハードウェア化するには問題がある。しかも後者の浮動小数点精度まで保証する場合には、専用の浮動小数点演算器

が必要になり、さらにハードウェアの回路規模の増大に繋がる問題がある。

(3) 他方、実験の結果、上記整数型 (Integer) 5x3フィルタの固定小数点精度化である固定小数点型 (Fixed-point) 5x3フィルタは、符号化効率が上記浮動小数点型 (Float) 7x9フィルタと遜色がない優れた性能を有しているだけでなく、整数型 (Integer) 5x3フィルタと内部の演算器の共通部分が多い。従って、両者を備えることによって、符号化効率も犠牲にせず、ハードウェア化の増加を最小限に抑えることができる効果がある。

(4) JPEG-2000のPart-1 F C Dでは、上記整数型 (Integer) 5x3フィルタの演算式が記述されており、この手順に従えばウェーブレット変換係数を生成することができる。しかし、固定小数点型 (Fixed-point) 5x3フィルタの演算手段については記述が無く、両者の互換を取ることは前記回路の共通化とも関係し、非常に重要である。

【0007】

本発明は、上述のような実情に鑑みて提案されたものであって、ウェーブレット変換のハードウェア構成を増加させることなく画質や圧縮率の選択の自由度を高め得るような画像符号化装置及び方法並びに画像復号装置及び方法を提供することを目的とする。

【0008】

【課題を解決するための手段】

上述の課題を解決するために、本発明に係る画像符号化装置及び方法は、入力画像データを所定の領域だけメモリに読み出し蓄積し、データが蓄積され次第これら画像領域に対し水平または垂直方向のウェーブレット変換フィルタをかける画像符号化の際に、上記ウェーブレット変換は、固定小数点型ウェーブレット変換と、整数型ウェーブレット変換とのいずれかを選択することを特徴とするものである。

【0009】

上記固定小数点精度のウェーブレット変換手段は、整数精度のウェーブレット変換手段と共有化可能なウェーブレット変換器と、それ以外にビットシフト器を備えることが挙げられる。上記共有化可能なウェーブレット変換器は、乗算器ま

たはシフト演算器、加減算器、レジスタを備える。

【0010】

ここで、整数精度型ウェーブレット変換手段は、整数精度の画素または変換係数を入力して、これらをウェーブレット変換して、整数精度の変換係数を出力する。また、固定小数点精度型ウェーブレット変換手段は、固定小数点精度の画素または変換係数を入力して、これらをウェーブレット変換して、固定小数点精度の変換係数を出力する。

【0011】

また、本発明に係る画像復号装置及び方法は、上述の課題を解決するために、固定小数点型ウェーブレット逆変換又は整数型ウェーブレット逆変換を行い、上記ウェーブレット逆変換されて生成された復号画像を所定領域だけメモリ手段に書き込み・保持することを特徴とするものである。

【0012】

【発明の実施の形態】

以下、本発明に係る画像符号化装置及び方法並びに復号装置及び方法の実施の形態について、図面を参照しながら説明する。以下の実施の形態では、特に、画像符号化装置に用いられるウェーブレット変換装置、及び画像復号装置に用いられるウェーブレット逆変換装置について詳細に説明する。

【0013】

第1の実施の形態

本発明の第1の実施の形態となる画像符号化装置に用いられるウェーブレット変換装置の構成例を図1に示す。

【0014】

この図1において、入力画像データ100を所定の領域だけメモリに読み出し蓄積するデータ読み出しメモリ部1と、このデータ読み出しメモリ部1にデータが蓄積され次第これら画像領域に対し水平または垂直方向のウェーブレット変換フィルタをかけるウェーブレット変換部5とを有している。ウェーブレット変換部5は、固定小数点型ウェーブレット変換部3と、整数型ウェーブレット変換部4とを有し、データ読み出しメモリ部1からの出力を切り替え部2で切り替えて

これらの固定小数点型ウェーブレット変換部 3、又は整数型ウェーブレット変換部 4 に送るような構成としている。

【 0 0 1 5 】

次に、この図 1 の構成を有する第 1 の実施の形態の動作を説明する。

先ず、入力画像データ 1 0 0 を最上位ラインから順番に 1 ライン毎、またはある特定の領域だけ読み出して、データ読み出しメモリ部 1 に入力する。データ読み出しメモリ部 1 に所定のデータが蓄積された時点で、ウェーブレット変換部 5 で水平・垂直方向へのウェーブレット変換フィルタ処理が施される。通常は、ウェーブレット変換のフィルタリングを行うのに用いるフィルタは複数タップのフィルタであり、このフィルタリングに必要なだけライン数が蓄積されれば、直ちに上記ウェーブレット変換フィルタ処理が実行できる。

【 0 0 1 6 】

ウェーブレット変換部 5 内で、固定小数点型ウェーブレット変換部 3 が選択された場合には、切り替え部 2 は被選択端子 a 側に切換接続され、データ読み出しメモリ部 1 からの出力データ 1 0 1 は、入力データ 1 0 2 として固定小数点型ウェーブレット変換部 3 に送られ、この固定小数点型ウェーブレット変換部 3 でウェーブレット変換処理が施され、変換係数 1 0 7 が出力される。他方、整数型ウェーブレット変換部 4 が選択された場合には、切り替え部 2 は被選択端子 b 側に切換接続され、データ読み出しメモリ部 1 からの出力データ 1 0 1 は、入力データ 1 0 3 として整数型ウェーブレット変換部 4 に送られてウェーブレット変換処理が施され、変換係数 1 0 8 が出力される。

【 0 0 1 7 】

なお、第 1 の実施の形態を示す図 1 においては、固定小数点型ウェーブレット変換部 3 と整数型ウェーブレット変換部 4 とは、それぞれ独立した構成として図示しているが、実際には、両者は構成の多くを共通化することができる。この構成の共通化については後で説明する。

【 0 0 1 8 】

第 2 の実施の形態

本発明の第 2 の実施の形態は、上記第 1 の実施の形態で説明した固定小数点型

ウェーブレット変換部 3 を具体化したものであり、この固定小数点型ウェーブレット変換部 3 の構成の一例を図 2 に示す。

【 0 0 1 9 】

すなわち、図 2 は、上記図 1 の構成における固定小数点型ウェーブレット変換部 3 の構成例を示すものであり、この図 2 の固定小数点型ウェーブレット変換部 3 は、ビットシフト器 6 とウェーブレット変換器 7 とを有して構成されている。ビットシフト器 6 は、入力画像データに対して 1 回使用されるものであり、例えば図 3 の (A) に示すように、入力データを固定小数点精度のデータにビットシフト処理する。この図 3 の (A) 中の点 P が固定小数点の位置を示し、この点 P より上位側 (図中左側) のビットが整数部、下位側 (図中右側) のビットが小数部となる。図 3 の (A) の例では、小数部が 6 ビットあるので、 $1/2^6 = 1/64$ の精度で固定小数点精度が確保できることになる。また、図 3 の (A) の例では、整数部が 8 ビットのデータを取り扱うものとし、全体として 16 ビットの計算を行うもの (演算精度が 16 ビット) としており、最上位側 (図中左端側) に 2 ビットのガードビット (Guard-bit) を備えているが、この内の 1 ビットは符号 (+/-) を示し、もう 1 ビットはオーバーフロー (Overflow) 回避のためのビットとして用意したものである。

【 0 0 2 0 】

これに対して、図 3 の (B) は、整数精度の計算の例を示し、最下位 (図中右端) のビットまでが整数部として用いられるので、上記小数点を示す点 P は右端 (最下位側) に存在する。また、この整数精度の計算では、上記符号 (+/-) を示すビットだけを備える。

【 0 0 2 1 】

再び図 2 に戻って、動作を説明する。

この図 2 のビットシフト器 6 は、入力データ 102 が画像データの時、すなわち、最初にウェーブレット変換を施す前の画像データに対して動作し、それ以降は動作することは無い。すなわち、複数段のウェーブレット変換を施すとき、既に少なくとも 1 回の (1 段の) ウェーブレット変換が施されたウェーブレット変換係数としてのデータ 102 がそのままウェーブレット変換器入力 109 とし

て用いられるように、ビットシフト器 6 を通過する構成になっている。

【 0 0 2 2 】

また、上記図 1 の整数型ウェーブレット変換部 4 は、図 2 のビットシフト器 6 を持たない、ウェーブレット変換器 7 のみから構成される。

【 0 0 2 3 】

ここで、一般的なウェーブレット変換・逆変換の構成及び動作の一例について、図面を参照しながら説明する。

【 0 0 2 4 】

先ず、通常のウェーブレット変換部の構成として、図 4 が挙げられる。この図 4 の例は、幾つかある手法の中で最も一般的なウェーブレット変換であるオクターブ分割を複数レベルに亘って行う構成例を示している。なお、この図 4 の場合は、レベル数が 3（レベル 1～レベル 3）であり、画像信号を低域と高域に分割し、且つ低域成分のみを階層的に分割する構成を取っている。また図 4 では、便宜上 1 次元の信号（例えば画像の水平成分）についてのウェーブレット変換を例示しているが、これを 2 次元に拡張することで 2 次元画像信号に対応することができる。

【 0 0 2 5 】

図 4 に示すウェーブレット変換部への入力画像信号 2 2 0 は、まずローパスフィルタ 2 1（伝達関数 $H_0(z)$ ）とハイパスフィルタ 2 2（伝達関数 $H_1(z)$ ）とによって帯域分割され、得られた低域成分と高域成分は、それぞれ対応するダウンサンプラ 2 3 a、2 3 b によって、解像度がそれぞれ 2 分の 1 倍に間引かれる（レベル 1）。この時の出力が L 成分 2 2 1 と H 成分 2 2 6 の 2 つである。ここで、上記 L は Low で低域、H は High で高域を示す。この図 4 のローパスフィルタ 2 1、ハイパスフィルタ 2 2、及び 2 個のダウンサンプラ 2 3 a、2 3 b によってレベル 1 の回路部 2 0 1 が構成されている。

【 0 0 2 6 】

上記ダウンサンプラ 2 3 a、2 3 b によりそれぞれ間引かれた信号の内の低域成分、すなわちダウンサンプラ 2 3 a からの信号のみが、さらに、レベル 2 の回路部 2 0 2 のローパスフィルタ及びハイパスフィルタによって帯域分割され、そ

れぞれ対応するダウンサンプラによって、解像度をそれぞれ2分の1倍に間引かれる（レベル2）。これらのレベル2のローパスフィルタ、ハイパスフィルタ及びダウンサンプラから成る回路部202としては、上記レベル1のローパスフィルタ21、ハイパスフィルタ22及びダウンサンプラ23a、23bから成る回路部201と同様な構成が用いられる。

【0027】

このような処理を所定のレベルまで行うことで、低域成分を階層的に帯域分割した帯域成分が順次生成されていくことになる。レベル2で生成された帯域成分は、LL成分222とLH成分225である。図4はレベル3まで帯域分割する例が示されており、レベル2の回路部202のローパスフィルタ側のダウンサンプラからの出力が、上記回路部201と同様な構成のレベル3の回路部203に供給されている。このようにレベル3まで帯域分割した結果、LLL成分223、LLH成分224、LH成分225、H成分226が生成されている。

【0028】

次に図5は、この図4に示すウェーブレット変換部に対して逆の動作を行うウェーブレット逆変換部の具体的な構成例を示している。

【0029】

すなわち、上記図4で説明したウェーブレット変換部2の出力である各帯域成分223、224、225、226は、図5のウェーブレット逆変換部に入力されると、まず上記LLL成分223及びLLH成分224が、それぞれアップサンプラ24a、24bによって2倍の解像度にアップサンプルされる。引き続いて低域成分はローパスフィルタ25、高域成分はハイパスフィルタ26によってフィルタリングされて、加算器27において、両者の帯域成分は合成される。ここまでの回路部206により、上記図4のレベル3の回路部203での変換の逆の処理としての逆変換が完了して、レベル2の低域側の帯域成分であるLL成分227が得られる。この処理を以後レベル1まで繰り返すことで、最終的な逆変換後の復号画像229が出力されることになる。すなわち、レベル2の回路部207及びレベル1の回路部208は、上記レベル3の回路部206と同様な構成を有し、レベル3の回路部206の出力がレベル2の回路部207の低域側の入力として

、また、レベル 2 の回路部 207 の出力がレベル 1 の回路部 208 の低域側の入力として、それぞれ送られる。以上が、通常のウェーブレット逆変換部の基本構成である。

【 0 0 3 0 】

ここで図6は、レベル3まで2次元画像を帯域分割した結果得られる帯域成分を図示したものである。この図6でのL及びHの表記法は、1次元信号を扱った図4、図5でのL及びHの表記法とは異なる。すなわち図6では、先ずレベル1の帯域分割（水平・垂直方向）により4つの成分LL、LH、HL、HHに分かれる。ここでLLは水平・垂直成分が共にLであること、LHは水平成分がHで垂直成分がLであることを意味している。次に、LL成分は再度帯域分割されて、LLLL、LLHL、LLLH、LLHHが生成される。さらに、LLLL成分は再度帯域分割されて、LLLLLL、LLLLHL、LLLLLH、LLLLHHが生成される。なお、図6の T_{LLLLLL} 、 T_{LLLLHL} 、 T_{LLLLLH} 、 T_{LLLLHH} 、 T_{LLHL} 、 T_{LLLH} 、 T_{LLHH} 、 T_{LH} 、 T_{HL} 、 T_{HH} は、各サブバンド毎の重み係数を示している。また、図6のように、低域成分を階層的に分割する以外に、全帯域を均等に分割することも行われる。

【 0 0 3 1 】

第3の実施の形態

次に、本発明の第3の実施の形態について説明する。この第3の実施の形態は、上記図1の整数型ウェーブレット変換部3と固定小数点型ウェーブレット変換部4とについて、内部のウェーブレット変換器の構成を同じにするものである。以下、整数型ウェーブレット変換と固定小数点型ウェーブレット変換とのそれぞれの具体的な演算について説明する。

【 0 0 3 2 】

先ず、図 7 を用いて、JPEG-2000 Part-1 の F C D (Final Committee Draft) で規定されている整数精度型 5x3 フィルタ (分析側) による整数型ウェーブレット変換演算について説明する。図 7 は、整数精度型の 5x3 フィルタの演算を説明するための図であり、1 次元のウェーブレット変換を行い、図中左端の入力画像データを低域成分 s と高域成分 d とに変換する動作を示している。以下、同図を用いて詳細動作を説明する。ここで、 d_m^n をウェーブレット変換のレベルが n の

m番目の高域成分係数であるとする。同様に、 s_m^n をウェーブレット変換のレベルがnのm番目の低域成分係数であるとする。なお、 $n=0$ の場合は、図7にも示すように、入力画像そのものである。

【0033】

この図7に示すように、低域成分係数sの算出式は、一般的に、

$$s_{m+1}^{n+1} = s_{m+1}^n + ((d_m^{n+1} + d_{m+1}^{n+1} + 2) / 4) \cdots \cdots (1)$$

で与えられる。ここで、式中の $1/4$ の演算は、ビットシフトによって実現でき、2ビット右シフトを「 $\gg 2$ 」で表記するとき、上記式(1)は、

$$s_{m+1}^{n+1} = s_{m+1}^n + ((d_m^{n+1} + d_{m+1}^{n+1} + 2) \gg 2) \cdots \cdots (1')$$

のように表せる。なお、上記式(1)の括弧内の $+2$ は、右シフトの際に生じる丸め誤差に対する補償を行うためのものである。

【0034】

また、高域成分係数dの算出式は、一般的に、

$$d_m^{n+1} = d_m^n - ((s_m^n + s_{m+1}^n) / 2) \cdots \cdots (2)$$

あるいは、1ビット右シフトを「 $\gg 1$ 」で表して、

$$d_m^{n+1} = d_m^n - ((s_m^n + s_{m+1}^n) \gg 1) \cdots \cdots (2')$$

で与えられる。

【0035】

ここで、図7の例では、入力画像データに対して初段のウェーブレット変換係数、すなわち、レベル $n=1$ の低域成分係数及び高域成分係数を計算しており、この場合の入力画像データのs、dは、低域成分係数、高域成分係数を表すものではない。また、画面の端部に相当する位置では、画面外部に相当するデータを画面外部のデータの折り返しで用いている。例えば、図7中のデータ s_0^1 を求めるためには、 s_0^0 と、 d_0^1 と、さらに d_0^1 の折り返しとしての同じ d_0^1 とを用いている。また d_7^1 を求めるために s_7^0 を2つ用いるのも同様である。

【0036】

図7中の破線で囲った部分SPは、上記式(1)における $n=0$ 、 $m=1$ に相当する低域成分係数 s_2^1 を求めている部分であり、

$$s_2^1 = s_2^0 + ((d_1^1 + d_2^1 + 2) / 4)$$

の計算が行われている。また、図7中の破線で囲った部分DPは、上記式(2)の $n=0$, $m=0$ に相当する高域成分係数 d_0^1 を求めている部分であり、

$$d_0^1 = d_0^0 - ((s_0^0 + s_1^0) / 2)$$

の計算が行われている。ここで、 $1/4$ 乗算は2ビット右シフト「 $\gg 2$ 」により、また $1/2$ 乗算は1ビット右シフト「 $\gg 1$ 」によりそれぞれ実現できることは、上述した通りである。

【0037】

上述した式(1)、(2)を計算するために要する演算量は、乗算を上記シフト演算で実現するとして、乗算0、加減算5、シフト演算2となる。この動作を上から下まで同様に行うことですべての係数を算出することができる。なお、既に述べたように、画像のような2次元信号に対しては、1次元方向（例えば垂直方向）のウェーブレット変換で生成された係数群に対して、もう1方向（例えば水平方向）に、上記と同様にウェーブレット変換を施せば良い。

【0038】

次に、図8を用いて、固定小数点精度の5x3 フィルタを用いた分析側の固定小数点型ウェーブレット変換演算について説明する。図8は、1次元のウェーブレット変換を行い、左端の入力画像データを低域成分 s と高域成分 d とに変換する動作を示している。以下、同図を用いて詳細動作を説明する。ここで、 d_m^n をウェーブレット変換のレベルが n の m 番目の高域成分係数であるとする。 $n=0$ の場合は、図より入力画像であることは明らかである。同様に、 s_m^n をウェーブレット変換のレベルが n の m 番目の低域成分係数であるとする。

【0039】

この図8から明らかなように、低域成分係数 s の算出式は、一般的に、

$$s_{m+1}^{n+1} = s_{m+1}^n + \beta \times (d_m^{n+1} + d_{m+1}^{n+1} + 2) \quad \dots (3a)$$

または、

$$s_{m+1}^{n+1} = s_{m+1}^n + \beta \times (d_m^{n+1} + d_{m+1}^{n+1}) \quad \dots (3b)$$

で与えられる。

【0040】

同様に、高域成分係数 d の算出式は、一般的に、

$$d_m^{n+1} = d_m^n - \alpha \times (s_m^n + s_{m+1}^n) \quad \dots (4)$$

で与えられる。

【0041】

ここで $\alpha = 0.5$ 、 $\beta = 0.25$ となり、高域成分にあたる d は分析側では Nyquist gain = 2 なので、Nyquist gain = 1 になるようにゲイン調整する。これが高域成分係数 d に、 $S_H = -0.5$ を乗算する理由である。また、前述の整数精度 5x3 フィルタの場合は、ゲイン調整をすると、可逆変換が保証されないため、ゲイン調整をしなくてよい。なお、この周辺の技術については、一般のデジタル信号処理技術として知られていることである。

【0042】

なお、画面端部の位置のデータを算出する際に、画面外部のデータが必要になるとき、隣接する画面内部のデータを折り返して用いる（例えば図 8 の s_0^1 を求めるための d_0^1 ）ことは前述の図 7 の場合と同様であり、後述する図 9、図 10 でも同様である。

【0043】

次に、上記式 (3 a) と (3 b) との違いについて述べる。固定小数点精度の 5x3 フィルタでは、整数精度に比べて高精度になるので、整数精度の 5x3 フィルタで説明した +2 の丸めを行う場合の式 (3 a) (互換) と、+2 を付けない式 (3 b) (非互換) の両方が考えられる。

【0044】

この固定小数点精度の 5x3 フィルタと、上述した整数精度の 5x3 フィルタとの間で、演算手段の構成を共通化する場合には、上記式 (3 a) を用いることが必要である。すなわち、固定小数点精度の 5x3 フィルタに用いられるウェーブレット変換器として、上記式 (3 a) の演算を行う構成を用いる場合は、上記整数精度の 5x3 フィルタに用いられるウェーブレット変換器としても共通に使用することができる。

【0045】

このような図 8 と共に説明した固定小数点精度の 5x3 フィルタにおいて、低域成分、高域成分の 1 組の係数を生成するのに要する演算量は、乗算 3、加減算 5

(互換)、または加減算 4 (非互換) となる。

【 0 0 4 6 】

第 4 の実施の形態

次に、本発明の第 4 の実施の形態を説明する。この第 4 の実施の形態は、上記第 3 の実施の形態が、ウェーブレット変換の分析フィルタに関する内容であったのに対し、合成側のウェーブレット逆変換フィルタ (合成フィルタ) を具体化したものである。先ず、図 9 を用いて、JPEG-2000 の Part-1 の F C D で規定されている整数精度型 5x3 フィルタ (合成側) の演算について説明する。

【 0 0 4 7 】

図 9 は、整数精度型の 5x3 合成フィルタの演算を説明するための図であり、1 次元のウェーブレット変換を行い、図中左端の低域成分 s と中央部の高域成分 d とから、図中右端の出力画像データを算出する様子を示している。この図 9 において、 d_m^n をウェーブレット変換のレベルが n の m 番目の高域成分係数であるとする。同様に、 s_m^n をウェーブレット変換のレベルが n の m 番目の低域成分係数であるとする。ここで、 $n = 0$ の場合は、図 9 にも示すように出力画像となるものである。

【 0 0 4 8 】

この図 9 にも示すように、1 つ下位レベルの低域成分係数 s の算出式は、一般的に、

$$s_{m+1}^n = s_{m+1}^{n+1} - ((d_m^{n+1} + d_{m+1}^{n+1} + 2) / 4) \quad \dots (5)$$

で与えられる。ここで、この式 (5) 中の $1 / 4$ の乗算をビットシフトで実現し、2 ビット右シフトを「 $\gg 2$ 」で表記するとき、上記式 (5) は、

$$s_{m+1}^n = s_{m+1}^{n+1} - ((d_m^{n+1} + d_{m+1}^{n+1} + 2) \gg 2) \quad \dots (5')$$

のように表せる。式 (5) あるいは (5') の括弧内の $+ 2$ は、右シフトの際に生じる丸め誤差に対するものであるが、これは既に上記第 3 の実施の形態で述べた分析側の丸め処理と表裏一体のものである。この丸め処理が分析・合成側で一致していることが、可逆性を保持するために必要となることは勿論である。

【 0 0 4 9 】

同様に、高域成分係数 d の算出式は、一般的に、

$$d_m^n = d_m^{n+1} + ((s_m^n + s_{m+1}^n) / 2) \quad \dots (6)$$

あるいは、1ビット右シフトを「>>1」で表して、

$$d_m^n = d_m^{n+1} + ((s_m^n + s_{m+1}^n) >> 1) \quad \dots (6')$$

で与えられる。

【0050】

ここで、図9中の破線で囲った部分SPは、上記式(5)における $n=0$ 、 $m=1$ に相当する低域成分係数 s_2^0 を求めている部分であり、

$$s_2^0 = s_2^1 - ((d_1^1 + d_2^1 + 2) / 4)$$

の計算が行われている。また、図7中の破線で囲った部分DPは、上記式(2)

の $n=0$ 、 $m=0$ に相当する高域成分係数 d_0^0 を求めている部分であり、

$$d_0^0 = d_0^1 + ((s_0^0 + s_1^0) / 2)$$

の計算が行われている。ここで、 $1/4$ 乗算は2ビット右シフト「>>2」により、また $1/2$ 乗算は1ビット右シフト「>>1」によりそれぞれ実現できることは、上述した通りである。

【0051】

上述した式(5)、(6)、特に、シフト演算を用いた式(5')、(6')を計算するために要する演算量、すなわち、偶数番目・奇数番目の係数の1組を生成するのに要する演算量は、乗算0、加減算5、シフト演算2となる。この動作を上から下まで同様に行うことですべての係数を算出することができる。なお、既に述べたように、画像のような2次元信号に対しては、1次元方向（例えば垂直方向）のウェーブレット逆変換（合成フィルタ処理）で生成された係数群に対して、もう1方向（例えば水平方向）に、上記と同様にウェーブレット逆変換を施せば良い。

【0052】

次に、図10を用いて、固定小数点精度の 5×3 フィルタを用いた合成側の固定小数点型ウェーブレット逆変換演算について説明する。図10は、1次元のウェーブレット変換（逆変換）を行い、図中左端の低域成分 s と高域成分 d とを図中右端の出力画素に変換する動作を示している。以下、同図を用いて詳細動作を説明する。ここで、 d_m^n をウェーブレット変換のレベルが n の m 番目の高域成分係

数であるとする。同様に、 s_m^n をウェーブレット変換のレベルが n の m 番目の低域成分係数であるとする。なお、 $n=0$ のときは、 s 、 d はそれぞれ奇数番目、偶数番目の画素となる。

【 0 0 5 3 】

この図 1 0 から明らかなように、図中右端の奇数番目の画素 s 、あるいは低域成分係数 s の算出式は、一般的に、

$$s_{m+1}^n = s_{m+1}^{n+1} - \beta \times (d_m^{n+1} + d_{m+1}^{n+1} + 2) \quad \dots (7a)$$

または、

$$s_{m+1}^n = s_{m+1}^{n+1} - \beta \times (d_m^{n+1} + d_{m+1}^{n+1}) \quad \dots (7b)$$

で与えられる。

【 0 0 5 4 】

同様に、図中右端の偶数番目の画素 d 、あるいは高域成分係数 d の算出式は、一般的に、

$$d_m^n = d_m^{n+1} + \alpha \times (s_m^n + s_{m+1}^n) \quad \dots (8)$$

で与えられる。

【 0 0 5 5 】

ここで $\alpha=0.5$ 、 $\beta=0.25$ となる。上記第 3 の実施の形態で述べたように、高域成分にあたる d は分析側では Nyquist gain=2 なので、Nyquist gain=1 になるようにゲイン調整しており、分析側では高域成分係数 d に、 $S_H=-0.5$ を乗算していたが、これに対して、合成側では、Nyquist gain を 1 から 2 に戻すようにする必要がある。このために、高域係数 d に $S_H=-2.0$ を乗算した後に、上記式 (8) の演算を施すようにしている。

【 0 0 5 6 】

次に、上記式 (7a) と (7b) との違いについて述べる。固定小数点精度の 5x3 フィルタでは、整数精度に比べて高精度になるので、上述した分析側フィルタでの丸め処理と同様に、+2 の丸めを行う場合の式 (7a) (互換) と、+2 を付けない式 (7b) (非互換) の両方が考えられる。

【 0 0 5 7 】

この固定小数点精度の 5x3 フィルタと、上述した整数精度の 5x3 フィルタとの

間で、演算手段の構成を共通化する場合には、上記式（7 a）を用いることが必要である。

【0058】

このような図10と共に説明した固定小数点精度の5x3 フィルタにおいて、低域成分、高域成分の1組の係数を生成するのに要する演算量は、乗算3、加減算5（互換）、または加減算4（非互換）となる。

【0059】

第5の実施の形態

本発明の第5の実施の形態は、上記整数型ウェーブレット変換部4のウェーブレット変換器と上記固定小数点型ウェーブレット変換部3のウェーブレット変換器とについて、構成要素である乗算器またはシフト演算器、加減算器、レジスタを全て共通化したものである。ここで、上述したように、ウェーブレット変換器は、乗算器またはシフト演算器、加減算器から構成されることは明らかであり、実際にハードウェア化する際には、データを一時的に記憶するレジスタが必要になる。また、ウェーブレット逆変換器（合成フィルタ）についても、整数型フィルタと固定小数点型フィルタの構成を共通化できる。

【0060】

図11、図12は、合成側の高域・低域成分の係数を算出するためのハードウェア構成の一例を示している。まず、低域成分の係数値または画素値（レベル0の場合）を算出するための構成について図11を参照しながら説明する。ここでは説明の便宜上、 R_m 、 R_n 、 R_d の3つのレジスタと、図中+、+2、-でそれぞれ示される各加算器61、62、65と、 $\times 0.25$ の演算をする乗算器63と、floorで示される丸め器64とを有して構成されているものとする。また R_m 、 R_n 、 R_d の各レジスタは、それぞれ例えばx、y、z、wの4つの値を格納できる構成になっており、レジスタに格納された係数値に対して、既に述べた所定のフィルタリングの演算を施すことで、1つ下位レベルの係数値または画素値（レベル0の場合）を算出する。

【0061】

すなわち、レジスタ R_m からの4つの値（例えば d_0^1 、 d_0^1 、 d_1^1 、 d_2^1 ）と

、レジスタ R_n からの4つの値（例えば $d_0^1, d_1^1, d_2^1, d_3^1$ ）とを、加算器 6 1 でそれぞれ加算し、各加算結果に対して加算器 6 2 でそれぞれ 2 を加算し、加算器 6 2 からの4つの出力値に対して乗算器 6 3 でそれぞれ 0.25 を乗算（あるいは 2 ビット右シフト）し、丸め器 6 4 でそれぞれ丸め処理を行って得られた4つの値を加算器 6 5 に送り、これらの4つの値をレジスタ R_d からの4つの値（例えば $s_0^1, s_1^1, s_2^1, s_3^1$ ）からそれぞれ減算することで、1 つ下位レベルの低域成分の係数値または画素値（例えば $s_0^0, s_1^0, s_2^0, s_3^0$ ）を算出している。

【 0 0 6 2 】

また、例えばあるビット長の整数レジスタを設ければ、既に述べた整数精度のフィルタリングを実行でき、あるビット長の固定小数点レジスタにすれば、既に述べた固定小数点精度のフィルタリングを実行できる。しかも、レジスタの精度以外では、ハードウェア構成を全く変える必要もなく、実現できる。このようにして、ハードウェア構成要素の共通化が実現できる。

【 0 0 6 3 】

図 1 1 の具体例の構成では、レジスタ R_d に低域成分を格納して置き、レジスタ R_m と R_n には高域成分を格納し、演算結果を新たにレジスタ R_d に格納している。こうすることにより、既に使用して不要になった係数に上書きするので余分のレジスタを使わないで済み、効率的である。またハードウェアの縮小にも貢献する。

【 0 0 6 4 】

図 1 1 中で floor で示される丸め器 6 4 の丸め処理の具体例であるが、floor による切捨ては、小数点以下の切り捨てではなく、値として小さい方の整数に丸める処理を行うように定義しておく。この定義によれば、例えば、

$$+2.3 \rightarrow +2 \quad (\text{正の値})$$

$$-2.3 \rightarrow -3 \quad (\text{負の値})$$

になる。

【 0 0 6 5 】

次に、高域成分の係数値または画素値（レベル 0 の場合）を算出するための構

成について図12を参照しながら説明する。ここでは説明の便宜上、 R_m 、 R_n 、 R_d の3つのレジスタと、各加算器71、75と、 $\times 0.5$ の演算をする乗算器72と、floorで示される丸め器73とを有して構成されているものとする。また R_m 、 R_n 、 R_d の各レジスタは、それぞれ例えば x 、 y 、 z 、 w の4つの値を格納できる構成になっており、レジスタに格納された係数値に対して、既に述べた所定のフィルタリングの演算を施すことで、1つ下位レベルの係数値または画素値（レベル0の場合）を算出する。

【0066】

すなわち、レジスタ R_n からの4つの値（例えば s_0^0 、 s_1^0 、 s_2^0 、 s_3^0 ）と、レジスタ R_m からの4つの値（例えば s_1^0 、 s_2^0 、 s_3^0 、 s_4^0 ）とを、加算器71でそれぞれ加算し、各加算結果に対して乗算器72でそれぞれ0.5を乗算（あるいは1ビット右シフト）し、丸め器73でそれぞれ丸め処理を行って得られた4つの値を加算器74に送り、これらの4つの値をレジスタ R_d からの4つの値（例えば d_0^1 、 d_0^1 、 d_1^1 、 d_2^1 ）から減算することで、1つ下位レベルの高域成分の係数値または画素値（例えば d_0^0 、 d_1^0 、 d_2^0 、 d_3^0 ）を算出している。ここで、レジスタ R_d の4つの値（ d_0^1 、 d_0^1 、 d_1^1 、 d_2^1 ）の内、 d_0^1 を2つ用いているのは、上述したように、画面の端部で画面外部に位置するデータを、画面内部の隣接データで補っている（図9の d_0^1 とその折り返しとなる破線丸印参照）からである。

【0067】

この図12の具体例の場合も、上記図11の具体例と同様に、各レジスタ R_m 、 R_n 、 R_d を整数レジスタとして使用するか、固定小数点レジスタとして使用するだけで、ハードウェア構成を全く変えずに、整数型フィルタと固定小数点型フィルタの構成を共通化できる。また、図12中でfloorで示される丸め器73の丸め処理も、上記図11の丸め器64と同様に、小数点以下の切り捨てではなく、値として小さい方の整数に丸める処理を行うように定義しておく。また、図12の具体例では、レジスタ R_m と R_n に低域成分を格納して置き、レジスタ R_d には高域成分を格納し、演算結果を新たに R_d のレジスタに格納する。このように既に使用して不要になった係数に上書きするので余分のレジスタを使わな

いで済み、効率的である。またハードウェアの縮小にも貢献する。なお、これらのレジスタの使い方はこれ以外にも存在することは自明であり、レジスタが大きければそれだけ格納できるデータ量が増えるので、同時にフィルタリングできる量も増え、処理の高速化に寄与することができる。

【 0 0 6 8 】

ところで、上記図 1 1、図 1 2 の乗算器 6 3、7 2 はシフト演算器で代用することができる。具体的に、図 1 1 の $\times 0.25$ の乗算器 6 3 は右 2 ビットシフト、図 1 2 の $\times 0.5$ の乗算器 7 2 は右 1 ビットシフトに相当することは明らかである。一般に、乗算器よりもシフト演算器の方が、ハードウェア化が軽減されることが知られており、効率的である。

【 0 0 6 9 】

第 6 の実施の形態

本発明の第 6 の実施の形態は、上記図 1 に示したように整数精度型ウェーブレット変換と固定小数点精度型ウェーブレット変換とが切り替え可能な構成において、可逆符号化を行う際には、上記整数型ウェーブレット変換手段を選択し、非可逆符号化を行う際には、上記固定小数点型ウェーブレット変換手段を選択するようにしたものである。

【 0 0 7 0 】

すなわち、上記第 5 の実施の形態でも説明したように、整数精度型ウェーブレット変換と固定小数点精度型ウェーブレット変換とは、ビット精度以外では共通化ができる。しかし、固定小数点精度型では図 3 で示したように、小数点部分の精度のためのビットを必要とするために、整数精度型よりも大きなレジスタを要する。これはハードウェア化の増大に繋がる。ここで、JPEG-2000 Part-1 の F D C でもサポートされている可逆符号化 (Lossless) のために必要な可逆型ウェーブレット変換を行わせようとする場合には、前述のように、分析側と合成側とで丸め処理の統一が取られていれば、整数精度型ウェーブレット変換でも、固定小数点精度型ウェーブレット変換でも問題なく実現できることを考慮して、少ないハードウェアという点で整数精度型ウェーブレット変換を選択するのが好ましいことになる。他方、非可逆符号化 (Lossy) では、高精度が要求される場合が多

いので、固定小数点精度型ウェーブレット変換を選択するのが得策である。

【 0 0 7 1 】

以上の点を考慮して、ロスレス (Lossless) の可逆符号化を選択する場合には上記整数型ウェーブレット変換に切り替え、ロッシィ (Lossy) の非可逆符号化を選択する場合には上記固定小数点型ウェーブレット変換に切り替えることにより、それぞれの符号化に最適のウェーブレット変換を実現できる。

【 0 0 7 2 】

第 7 の実施の形態

本発明の第 7 の実施の形態としては、上記図 1 に示したように整数精度型ウェーブレット変換と固定小数点精度型ウェーブレット変換とが切り替え可能な構成において、画質重視の符号化を行う場合には、上記固定小数点型ウェーブレット変換手段を選択し、ハードウェアの削減、消費電力の省力化、低ビットレート符号化を行う際には上記整数型ウェーブレット変換手段を選択するようにしたものが挙げられる。

【 0 0 7 3 】

これは、高精度 (高画質) を目的とする場合には、精度が整数精度よりも高く維持できる固定小数点型ウェーブレット変換を選択するのが通例であることを考慮したものである。また、ハードウェアの削減、消費電力の省力化、高圧縮 (低ビットレート符号化) を重視する際には、整数型ウェーブレット変換手段を選択する方が得策となる。ビット精度を高くするためにビット長の長いレジスタを必要とする固定小数点型ウェーブレット変換の方が、ハードウェアの規模が大きくなることは当然であり、それに伴い加算器等の演算器の規模も増大するからである。

【 0 0 7 4 】

また、圧縮率、すなわちビットレートに関しては、ウェーブレット変換後の処理としての量子化処理による影響が大きい。この量子化処理における量子化法としては、最も単純には下記の式 (9) に示すように、ウェーブレット変換係数値 x を量子化インデックス値 Δ で割り算して、得られた値を量子化係数 Q としている。すなわち、

$$Q = x / \Delta \quad \dots (9)$$

xはウェーブレット変換係数値、 Δ は量子化インデックス値である。

【0075】

ここで、量子化インデックス値あるいは量子化ステップサイズを大きく取ればウェーブレット変換係数値を割り算して得られる量子化係数が小さくなるので圧縮率は高くなり、画質は劣化する。逆に量子化ステップサイズを小さくすればウェーブレット変換係数値を割り算して得られる量子化係数が大きくなるので圧縮率は低くなり、画質は向上する。従ってこの量子化インデックス値を制御することで、所定の圧縮率または画質を得ることができる。

【0076】

高圧縮（低ビットレート符号化）の際には、式（9）でわかる通り、ウェーブレット変換係数値xは、大きめの量子化インデックス値 Δ で除算されるので、出力される量子化係数では元のウェーブレット変換係数の精度の差異が少なくなってしまう。つまり、固定小数点精度のウェーブレット変換係数と整数精度のウェーブレット変換係数との差が非常に小さくなってしまうことになる。

【0077】

以上の理由より、高圧縮（低ビットレート符号化）の際には、整数型ウェーブレット変換手段を選択する方が得策である。

【0078】

第8の実施の形態

本発明の第8の実施の形態としては、上述したような画像の符号化装置側あるいは分析側のウェーブレット変換部に対して、復号装置側あるいは合成側でのウェーブレット逆変換部を提示するものである。すなわち、図13は、上記図1に示す画像符号化装置のウェーブレット変換装置に対応する画像復号装置のウェーブレット逆変換装置の構成を示す図である。

【0079】

この図13において、ウェーブレット逆変換部8は、上記図1のウェーブレット変換部5に対応するものであり、図1の固定小数点型ウェーブレット変換部3

からの変換係数 1 0 7 が図 1 3 の変換係数 1 1 1 として固定小数点型ウェーブレット逆変換部 9 に供給され、図 1 の整数型ウェーブレット変換部 4 からの変換係数 1 0 8 が図 1 3 の変換係数 1 1 2 として整数型ウェーブレット逆変換部 1 0 に供給される。固定小数点型ウェーブレット逆変換部 9 からの出力 1 1 3 は切り替え部 1 1 の被選択端子 a に送られ、整数型ウェーブレット逆変換部 1 0 からの出力 1 1 4 は切り替え部 1 1 の被選択端子 b に送られ、この切り替え部 1 1 からの出力 1 1 5 がデータ書き出しメモリ部 1 2 に送られている。

【 0 0 8 0 】

次に動作について説明する。ウェーブレット逆変換部 8 は、固定小数点型ウェーブレット逆変換部 9 と整数型ウェーブレット逆変換部 1 0 とを備えており、固定小数点精度のウェーブレット変換係数 1 1 1 が入力されて来た際には、固定小数点型ウェーブレット逆変換器 9 で逆変換を行い、復号画像 1 1 3 を出力する。

【 0 0 8 1 】

他方、整数精度のウェーブレット変換係数 1 1 2 が入力されて来た際には、整数型ウェーブレット逆変換器 1 0 で逆変換を行い、復号画像 1 1 4 を出力する。復号画像 1 1 3 もしくは復号画像 1 1 4 は、切り替え部 1 1 のスイッチでいずれか一方が選択されて、出力 1 1 5 としてデータ書き出しメモリ部 1 2 に入力される。このデータ書き出しメモリ部 1 2 では、復号画像の領域分だけの画像がメモリ内に書き込まれる。

【 0 0 8 2 】

図 1 4 は、固定小数点型ウェーブレット逆変換部 9 の構成例を示し、ウェーブレット逆変換器 1 3 とビットシフト器 1 4 とから構成されている。固定小数点精度については、既に図 3 で整数精度との差異について述べたが、分析側で左にビットシフトしているので、本実施の形態の合成側では、逆に右ビットシフトを行い、値を元のレベルまで戻す動作を行う。またビットシフトが必要なのは、最終的な復号画像（レベル 0）を求めた後のみである。すなわち、ウェーブレット逆変換器 1 3 からの出力 1 1 6 がレベル 1 までの変換係数のときは、ビットシフト器 1 4 を介さず、ウェーブレット逆変換器 1 3 からの出力 1 1 6 が最終的な復号画像（レベル 0）となるときのみ、ビットシフト器 1 4 によりビットシフト処理

を行う。

【 0 0 8 3 】

なお、固定小数点型ウェーブレット逆変換部と、整数型ウェーブレット逆変換部での逆変換の手段については、既に図 9、図 1 0 を用いて説明したので、本実施の形態では説明を省略する。

【 0 0 8 4 】

第 9 の実施の形態

本発明の第 9 の実施の形態は、上記図 1 4 のウェーブレット逆変換器 1 3 の具体例を提示するものであり、このウェーブレット逆変換器 1 3 は、乗算器またはシフト演算器、加減算器、レジスタから構成されているものである。このようなウェーブレット逆変換器のハードウェア構成については、上記第 5 の実施の形態において、図 1 1、図 1 2 を参照しながら既に説明した通りである。また、合成側の整数型ウェーブレット逆変換部のウェーブレット逆変換器と固定小数点型ウェーブレット逆変換部のウェーブレット逆変換器との構成を共通化できることも、上述した通りである。さらに、合成側の演算手段が固定小数点精度と整数精度とで変わらないことも既に説明した通りである。

【 0 0 8 5 】

第 1 0 の実施の形態

本発明の第 1 0 の実施の形態は、符号化側のウェーブレット変換部と復号側のウェーブレット逆変換部との間の送受信に関するものであり、整数型ウェーブレット変換手段及び／又は固定小数点型ウェーブレット変換手段を備えた符号化装置で生成された符号化ビットストリームを、整数型ウェーブレット逆変換手段及び固定小数点型ウェーブレット逆変換手段を備えた復号装置で復号する場合に、該復号装置では、符号化ビットストリームより整数型又は固定小数点型のいずれのウェーブレット変換手段で変換したかを示す情報を検知する手段を備え、整数型であった際には、高域成分係数のゲイン調整と、逆変換後のビットシフトを行うことなく、復号画像を出力し、固定小数点型であった際には、高域成分係数のゲイン調整手段と、逆変換後のビットシフト手段を行うことで、復号画像を出力する手段を備えて成るものである。

【0086】

図15は、この第10の実施の形態の要部の概略構成を示し、ビット精度検出部31、スイッチ32、ゲイン調整部33、ウェーブレット逆変換器34、ビットシフト器35とを有して構成されている。

【0087】

すなわち、この図15において、符号化ビットストリーム130を受信したビット精度検出部31は、該符号化ビットストリーム130の中から、符号化器のウェーブレット変換器においてどのビット精度でウェーブレット変換が行われたかを示すコードまたは情報を検出する。検出された情報を元に、ビット精度検出部31からは、スイッチ32に対して制御信号137が送られる。

【0088】

この時、整数精度の変換であったことを検知した際には、スイッチ32は被選択端子a側に切換接続され、逆に固定小数点精度であったことを検知した場合には、被選択端子b側に切換接続される。前者の場合は、ウェーブレット逆変換器34を経て、復号画像134が出力される。

【0089】

他方、後者（固定小数点精度）の場合には、変換係数の内、高域成分の係数に対してはゲイン調整部33でゲイン調整処理を行い、他の低域係数はそのまま通過させて出力133を得る。この出力133は、次にウェーブレット逆変換器34で逆変換され、逆変換出力135は最後の復号画像（レベル0）がビットシフト部35に送られて右ビットシフトされることにより、最終的な復号画像136が得られる。

【0090】

第11の実施の形態

本発明の第11の実施の形態は、上述した第10の実施の形態においてビット精度検出を行わせるための情報の一例を提示するものである。すなわち、上記図15と共に説明した第10の実施の形態では、復号装置内のビット精度検出部31において、符号化ビットストリーム130から、符号化側のウェーブレット変換装置においてどのビット精度でウェーブレット変換が行われたかを示すコード

または情報を検出する手段を備える手段について述べたが、実際には該符号化ビットストリーム130中に、そのコードまたは情報を埋め込む仕組みが無ければならない。

【0091】

図16は、符号化ビットストリーム中の、ウェーブレット変換の種類あるいはビット精度を示す情報の一例を示すものであり、この図16に示す表は、上述したJPEG-2000 Part-1 FDCのTable A-19として記載されているものに、新たに"0000.0010" (5-3 irreversible wavelet transform)のコードを付加したものである。これにより、上記各実施の形態で説明した整数精度型5x3 フィルタと、固定小数点精度型5x3 フィルタとの識別が行える。

【0092】

すなわち、図16では、ウェーブレット変換のタイプ (Transform Type) として、8ビットコード"0000 0000" の9-7 irreversible wavelet transform (浮動小数点精度型9x7 フィルタ) と、"0000 0001" の5-3 reversible wavelet transform (整数精度型5x3 フィルタ) に加えて、"0000 0010" の5-3 irreversible wavelet transform (固定小数点精度型5x3 フィルタ) のコードを付加している。このウェーブレット変換のタイプを表す8ビットコードを、上記図15のビット精度検出部31で検出し識別することにより、上述したようなスイッチ32以降でのビット精度に適合した復号処理あるいはウェーブレット逆変換処理を行わせることができる。

【0093】

第12の実施の形態

本発明の第12の実施の形態は、整数精度型ウェーブレット逆変換手段のみを備えている復号装置あるいはウェーブレット逆変換装置の場合に、符号化側で固定小数点精度のウェーブレット変換が施された符号化ビットストリームが入力されたことを検出した際に、全ての復号動作を中断して復号不可能の状態になる手段または、復号不可能の状態表示を外部に対して発する手段を備えて成るものである。

【0094】

すなわち、上記第 1 0 の実施の形態で説明したように、復号装置側に高域成分係数のゲイン調整手段と、逆変換後のビットシフト手段を予め備えておけば、正しく逆変換と復号ができるが、本第 1 2 の実施の形態のように、これらの手段を有していない場合には、全ての復号動作を中断して復号不可能の状態にするか、または復号不可能の状態表示を外部に対して発することが現実的である。

【 0 0 9 5 】

以上説明した本発明の第 1 ～第 1 2 の実施の形態は、ウェーブレット変換を用いて、静止画のみならず動画像でも高品質な符号化画像を供するための問題点を、ウェーブレット変換手段の点から解決することを主眼に置いている。すなわち、上述した JPEG-2000 Part-1 の F C D (Final Committee Draft) で規定されている Integer 5x3 フィルタの固定小数点精度化である Fixed-point 5x3 フィルタは、同じく F D C で規定されている Float 7x9 フィルタと比べても、符号化効率の点で遜色がない優れた性能を有しているだけでなく、Integer 5x3 フィルタと内部の演算器の共通部分が多い。従って、両者の回路または演算手段を共通化することで、符号化効率も犠牲にせず、ハードウェア化の増加を最小限に抑えるようにしている。また、本発明の実施の形態では、例えば JPEG-2000 における Integer 5x3 フィルタと Fixed-point 5x3 フィルタを共通化して実現するようにしているが、本発明は JPEG-2000 以外にも適用可能であることは言うまでもない。

【 0 0 9 6 】

本発明の実施の形態の構成としては、入力画像をウェーブレット変換に必要なだけ読み出してバッファリングする手段と、固定小数点精度のウェーブレット変換手段と、整数精度のウェーブレット変換手段とを備える。固定小数点精度のウェーブレット変換手段はさらに、整数精度のウェーブレット変換手段と共有化可能なウェーブレット変換器と、それ以外にはビットシフト器を備える。上記共有化可能なウェーブレット変換器は更に、乗算器またはシフト演算器、加減算器、レジスタを有して構成される。

【 0 0 9 7 】

このような構成の本発明の実施の形態によれば、固定小数点型ウェーブレット変換手段と、整数精度型ウェーブレット変換手段とを共通の構成で実現すること

で、全体のハードウェア構成の増加を抑えるという効果がある。また、画質または圧縮率に応じて、両者の選択を制御することで、常に最適なウェーブレット変換手段を実現出来る。従って、携帯電話やPDA等のモバイル端末では狭帯域回線を用いた低ビットレートでの画像伝送を余儀なくされることから、省電力化の点で優れる整数精度型ウェーブレット変換手段を用いれば、圧縮率を犠牲にすることなく、長時間の運用が出来るという効果がある。

【 0 0 9 8 】

なお、本発明は、上述の実施の形態に限定されるものではなく、例えばウェーブレット変換のフィルタのタップ数は 5×3 に限定されず、また、適用される規格もJPEG-2000 に限定されない。

【 0 0 9 9 】

【発明の効果】

本発明によれば、入力画像データを所定の領域だけメモリに読み出し蓄積し、データが蓄積され次第これら画像領域に対し水平または垂直方向のウェーブレット変換フィルタをかける画像符号化の際に、上記ウェーブレット変換は、固定小数点型ウェーブレット変換と、整数型ウェーブレット変換とのいずれかを選択することにより、整数型ウェーブレット変換と同程度のハードウェア構成により、より高精度の固定小数点型ウェーブレット変換を実現できる。

【 0 1 0 0 】

また、固定小数点型ウェーブレット変換手段と、整数精度型ウェーブレット変換手段との構成を共通化することにより、全体のハードウェア構成の増加を抑えることができる。

【 0 1 0 1 】

また、画質または圧縮率に応じて、両者の選択を制御することにより、常に最適なウェーブレット変換手段を実現できる。例えば、携帯電話やPDA等のモバイル端末では、狭帯域回線を用いた低ビットレートでの画像伝送を余儀なくされることから、省電力化の点で優れる整数精度型ウェーブレット変換手段を用いれば、圧縮率を犠牲にすることなく、長時間の運用が可能となる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態となる画像符号化装置に用いられるウェーブレット変換装置の概略構成を示すブロック図である。

【図 2】

図 1 の固定小数点型ウェーブレット変換部 3 の構成例を示すブロック図である。

【図 3】

固定小数点精度と整数精度の計算語長の例を示す図である。

【図 4】

通常のウェーブレット変換部の概略構成（レベル 3 まで）を示すブロック図である。

【図 5】

通常のウェーブレット逆変換部の概略構成（レベル 3 まで）を示すブロック図である。

【図 6】

2 次元画像の帯域分割（分割レベル = 3）を説明するための図である。

【図 7】

分析側の整数精度型ウェーブレット変換フィルタの演算を説明するための図である。

【図 8】

分析側の固定小数点精度型ウェーブレット変換フィルタの演算を説明するための図である。

【図 9】

合成側の整数精度型ウェーブレット逆変換フィルタの演算を説明するための図である。

【図 10】

合成側の固定小数点精度型ウェーブレット逆変換フィルタの演算を説明するための図である。

【図 11】

合成側の低域成分の係数または画素値（レベル 0 の場合）を算出するためのハードウェア構成の一例を示す図である。

【図 1 2】

合成側の高域成分の係数または画素値（レベル 0 の場合）を算出するためのハードウェア構成の一例を示す図である。

【図 1 3】

画像復号装置のウェーブレット逆変換装置の構成の一例を示すブロック図である。

【図 1 4】

図 1 3 の固定小数点型ウェーブレット逆変換部 9 の構成の一例を示すブロック図である。

【図 1 5】

画像復号装置のウェーブレット逆変換装置の他の構成例を示すブロック図である。

【図 1 6】

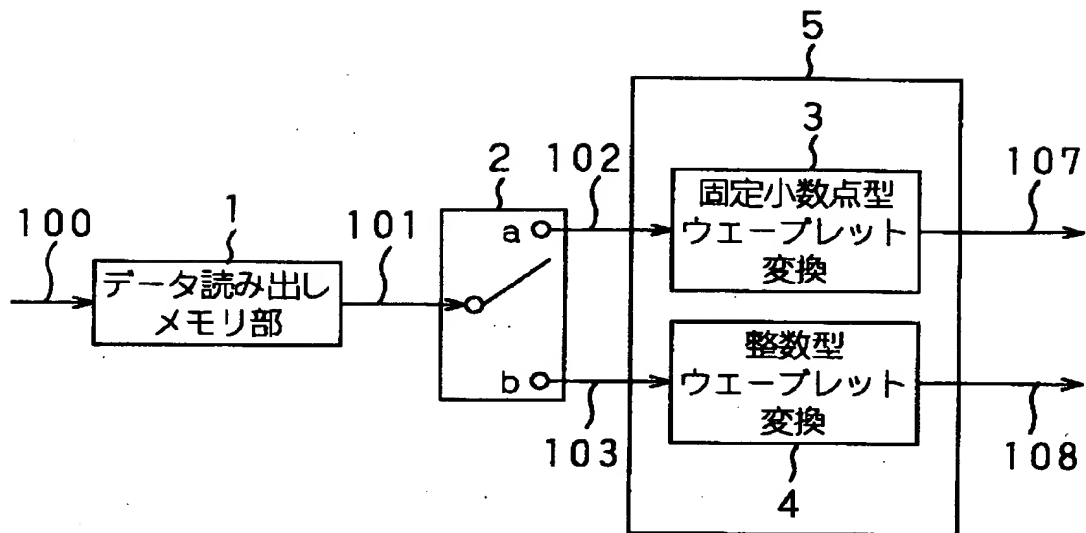
符号化ビットストリーム中のウェーブレット変換のタイプを示す情報の一例を説明するための図である。

【符号の説明】

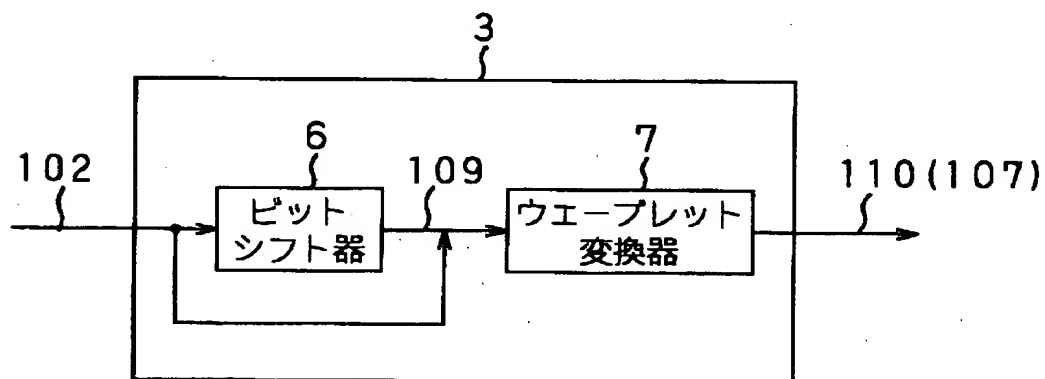
1 データ読み出しメモリ部、 2, 11 切り替え部、 3 固定小数点型ウェーブレット変換部、 4 整数型ウェーブレット変換部、 5 ウェーブレット変換部、 6, 14, 35 ビットシフト器、 7 ウェーブレット変換器、 8 ウェーブレット逆変換部、 9 固定小数点型ウェーブレット逆変換部、 10 整数型ウェーブレット逆変換部、 12 データ書き出しメモリ部、 13, 34 ウェーブレット逆変換器、 31 ビット精度検出部、 33 ゲイン調整部

【書類名】 図面

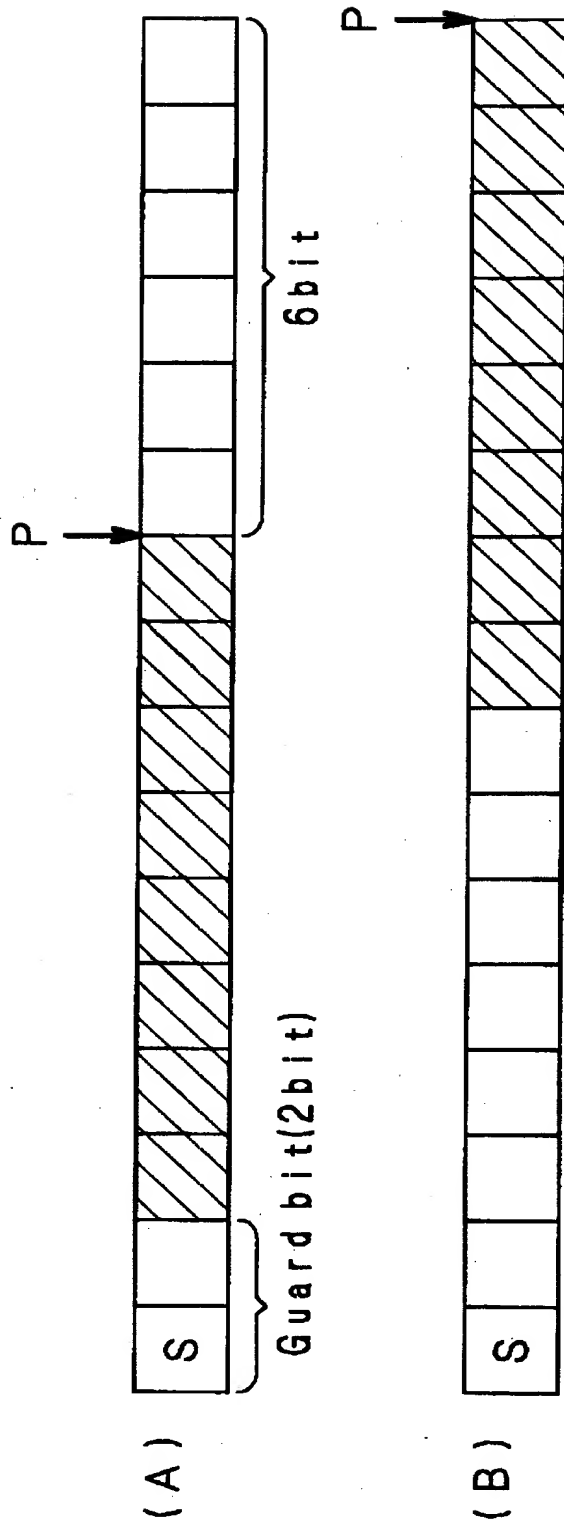
【図 1】



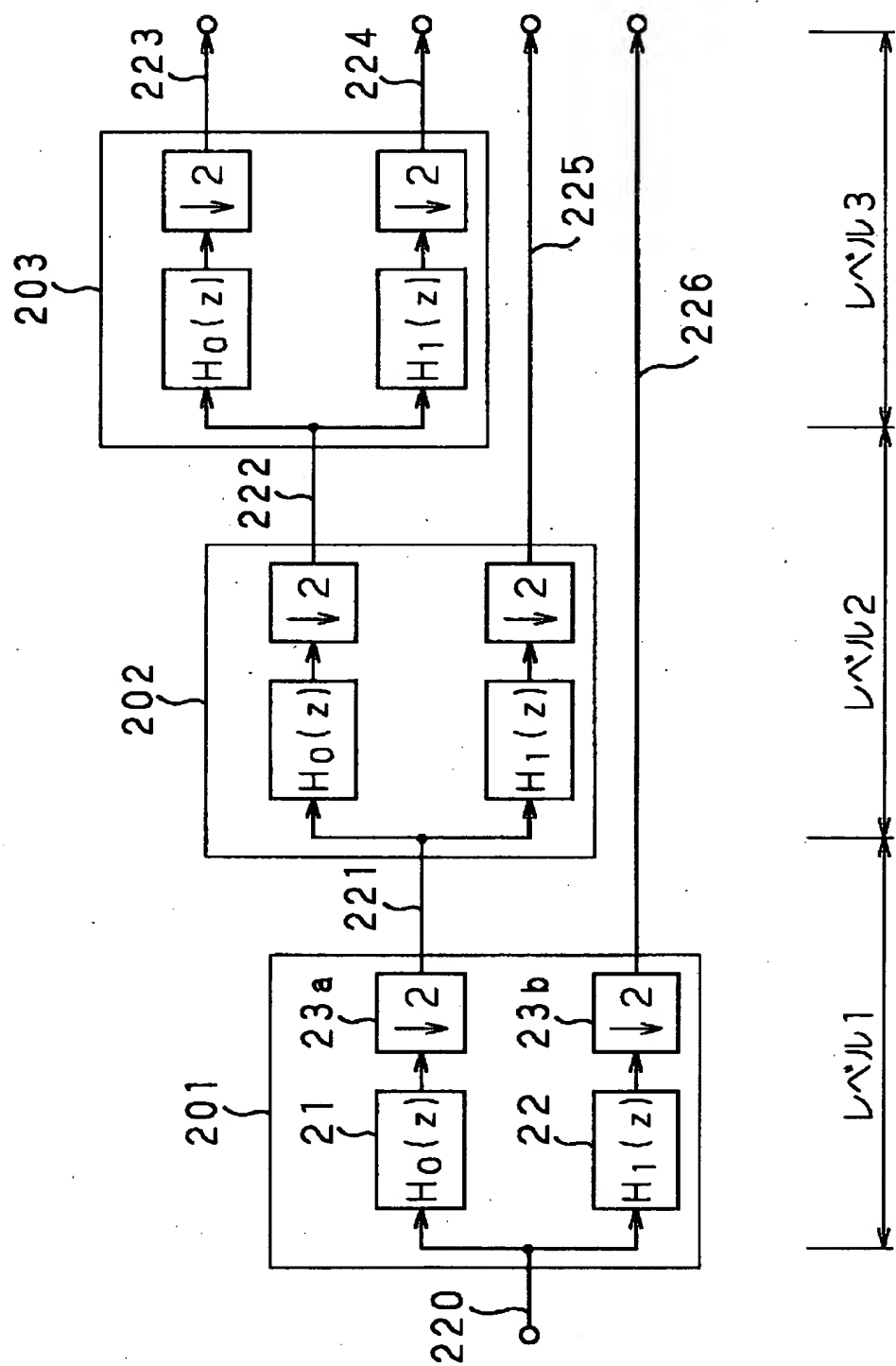
【図 2】



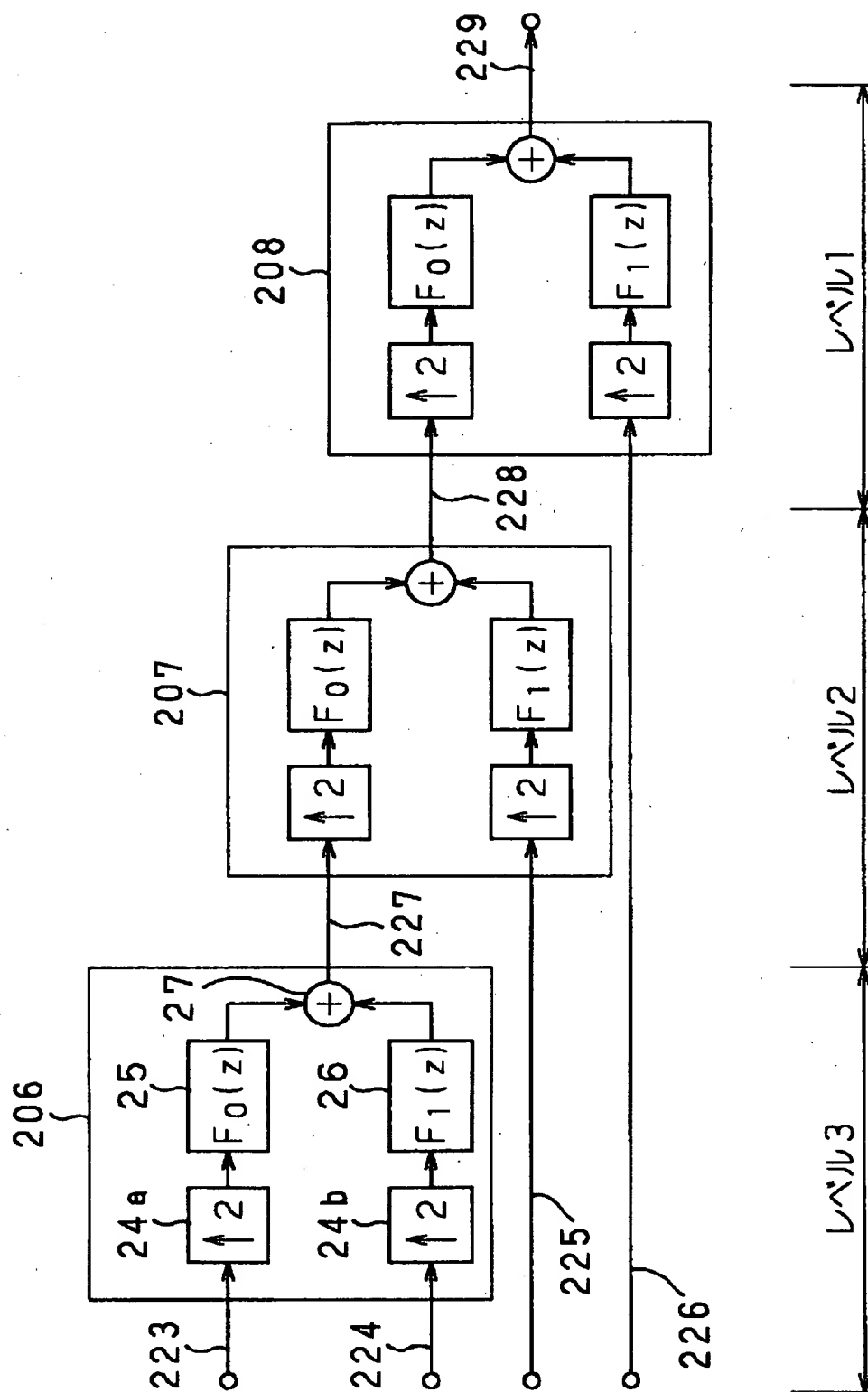
【図3】



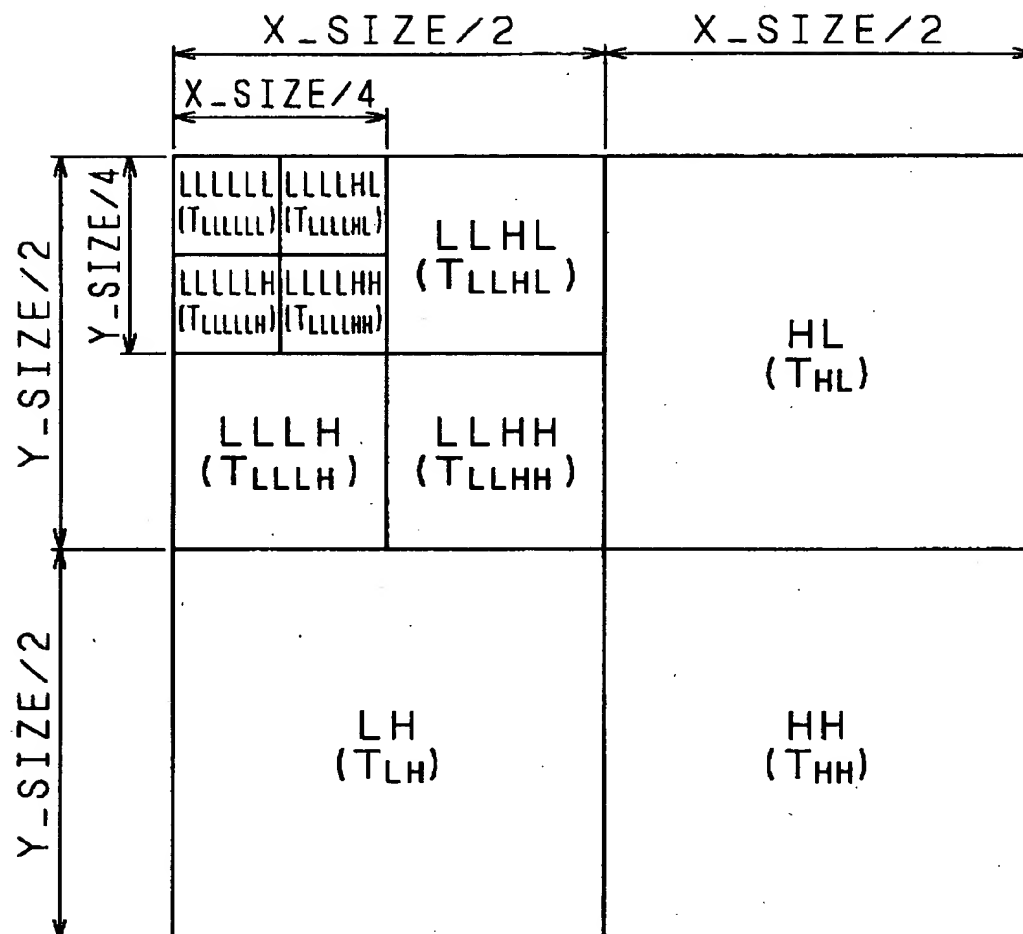
【図 4】



【図 5】

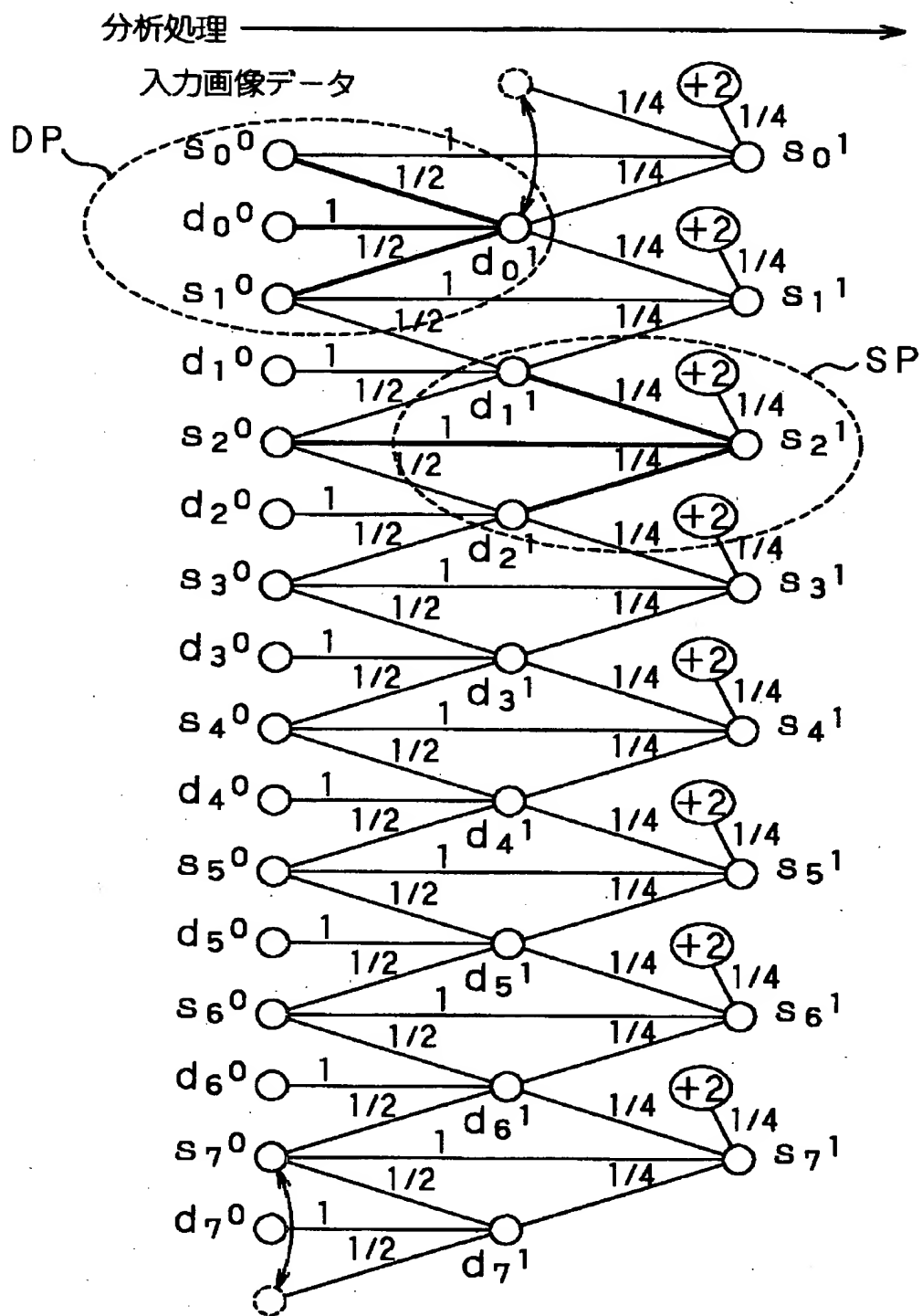


【図 6】

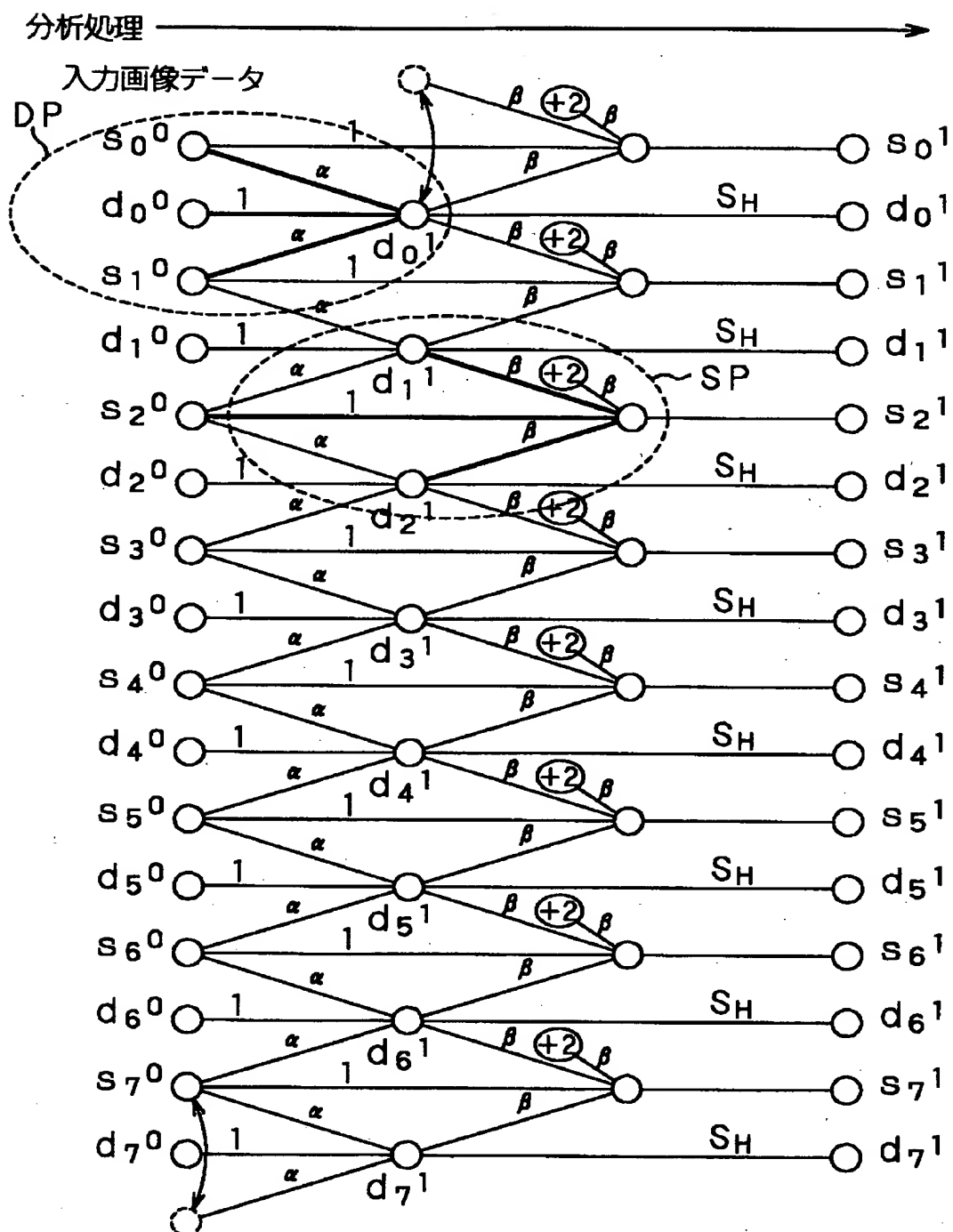


分割レベル=3
(H:高域, L:低域)

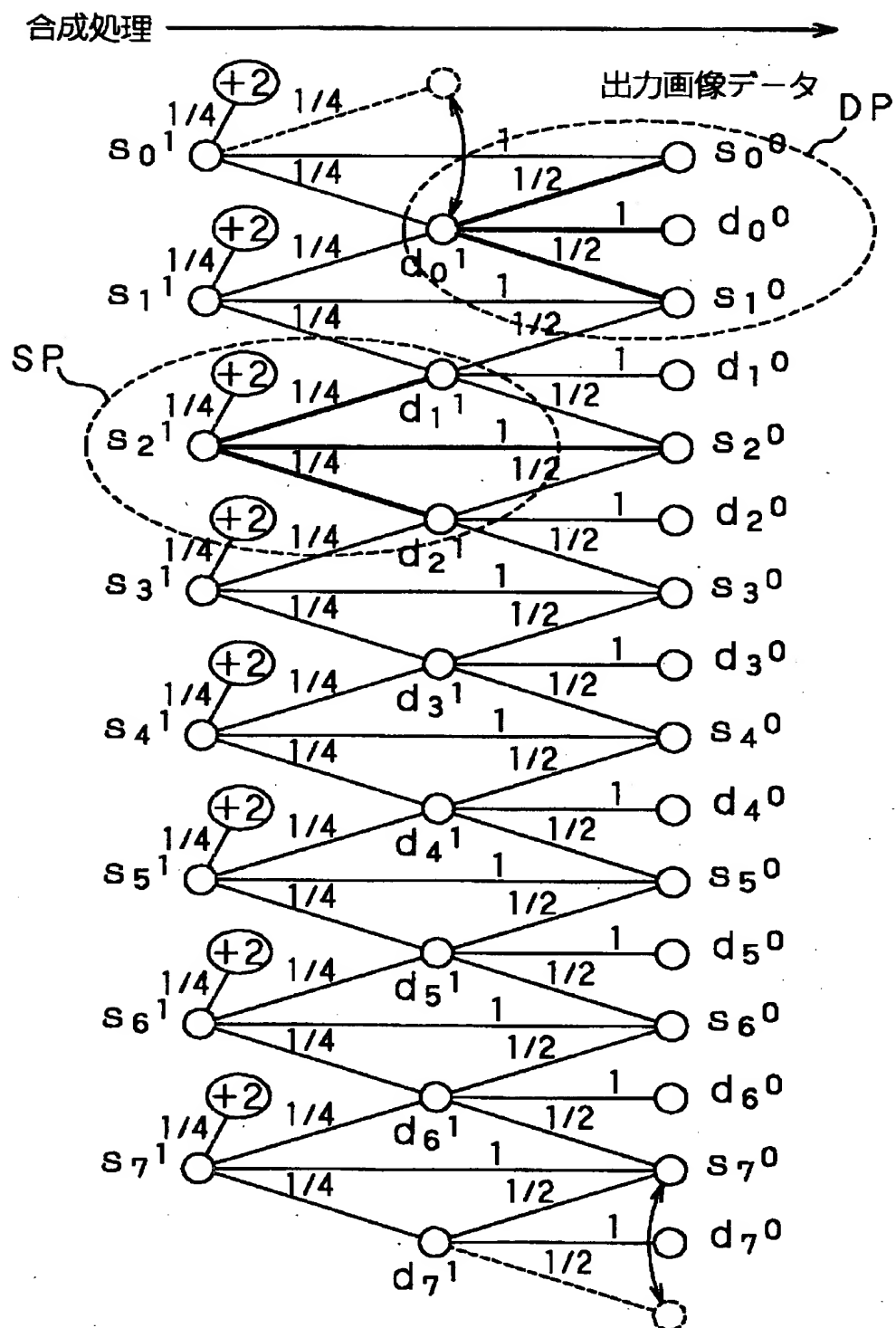
【図 7】



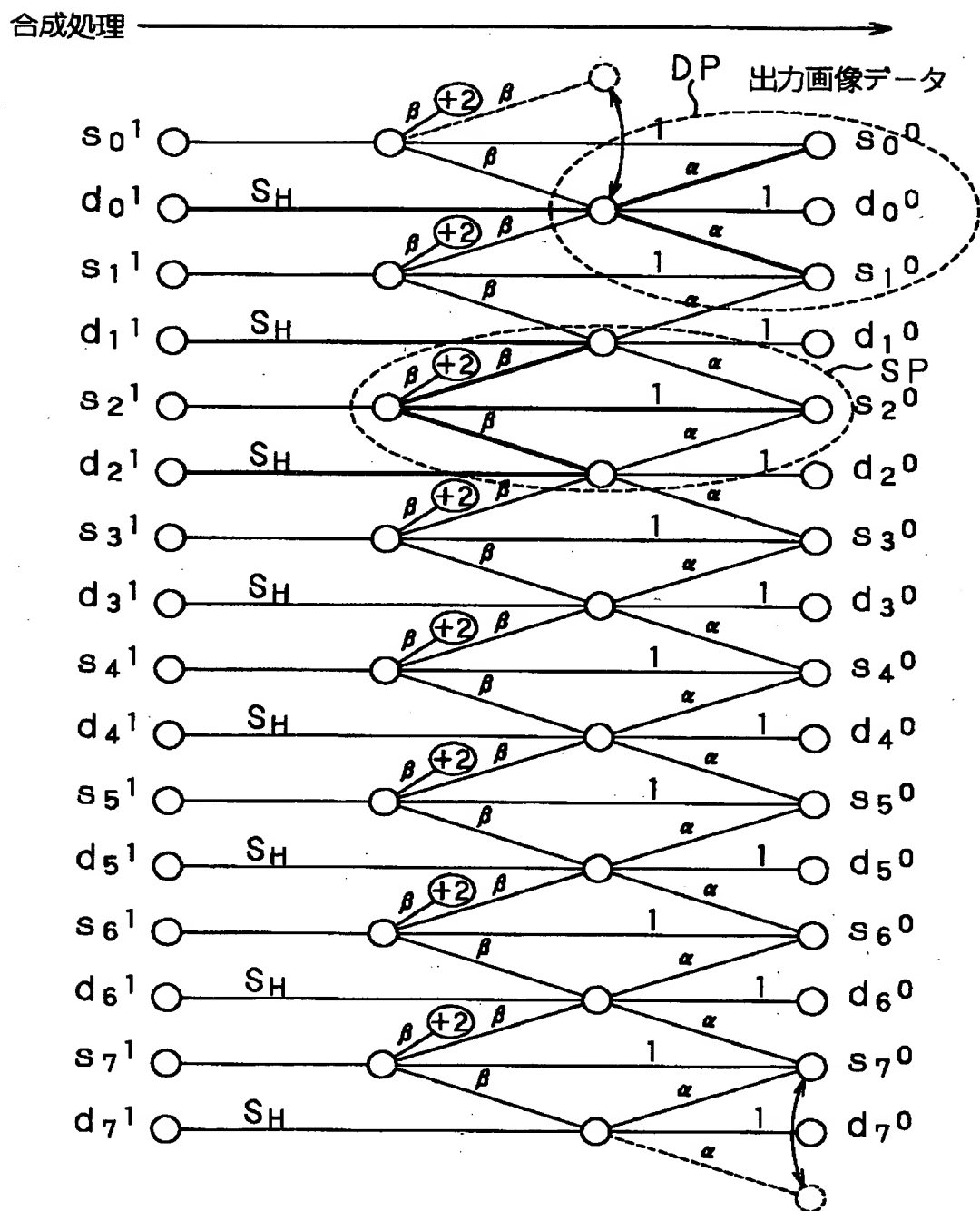
【図 8】



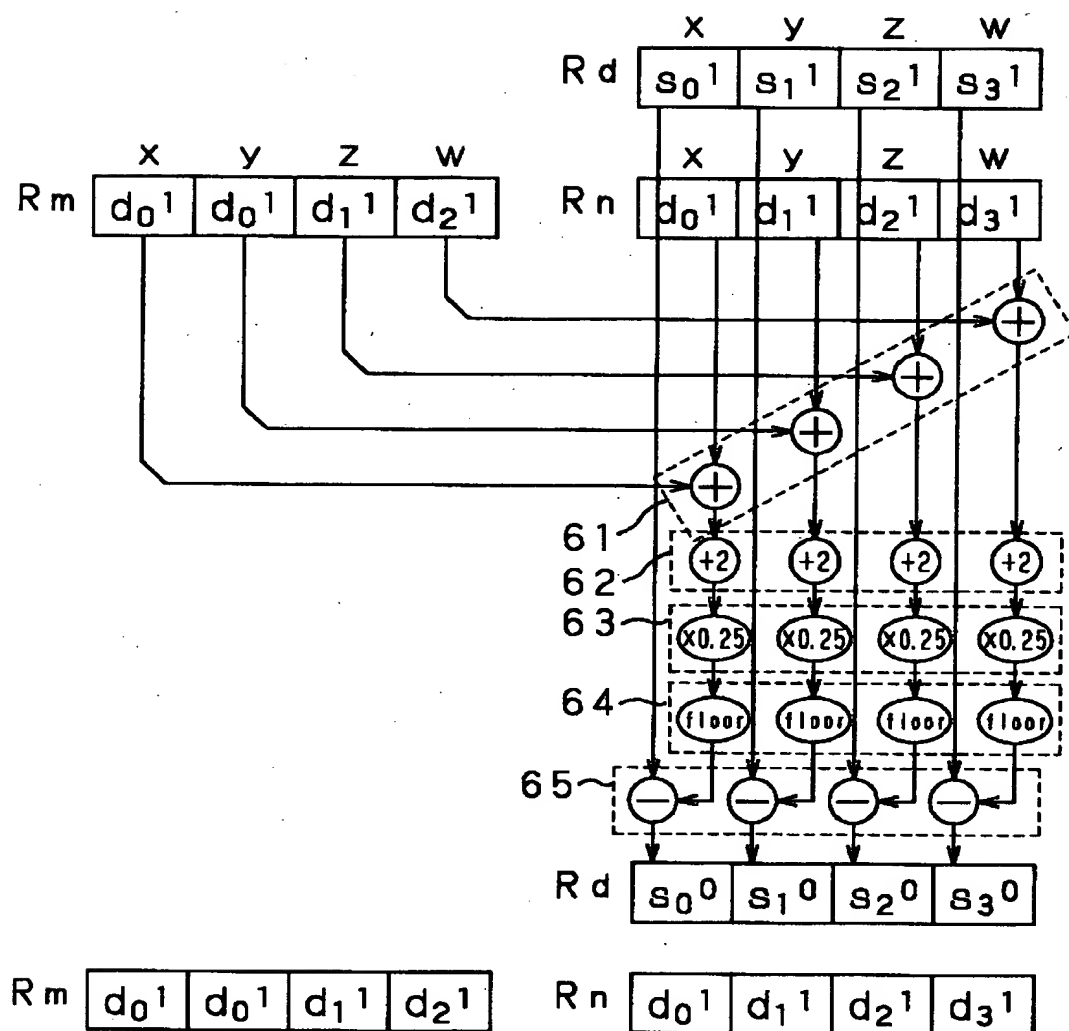
【図 9】



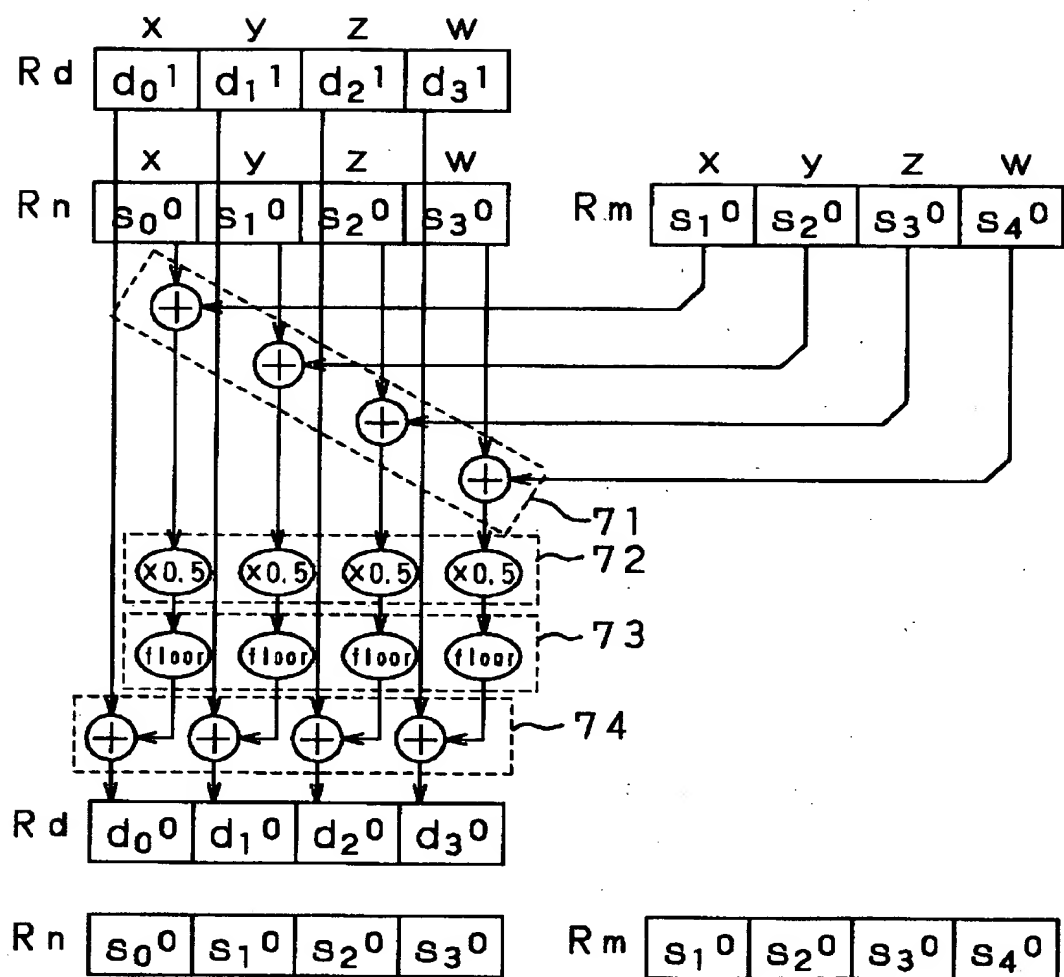
【図 10】



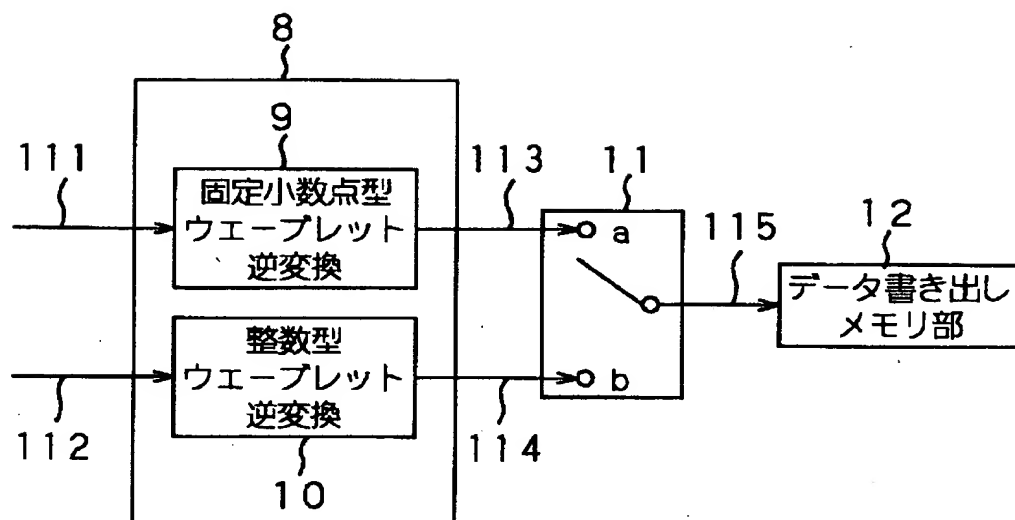
【図 1 1】



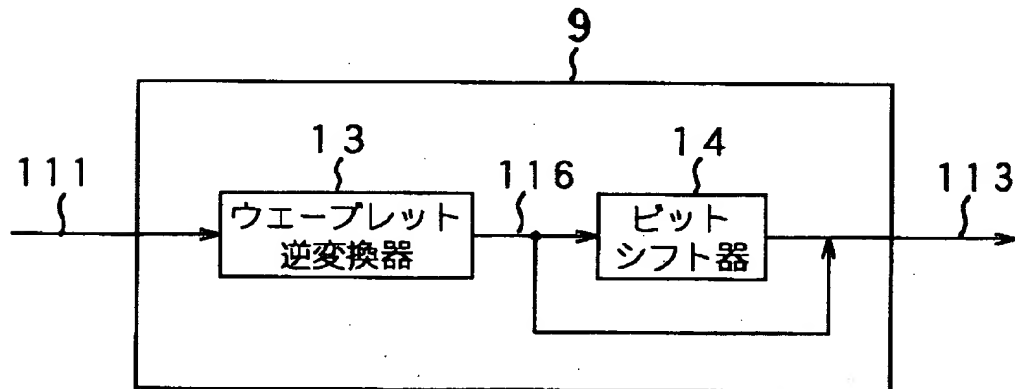
【図 1 2】



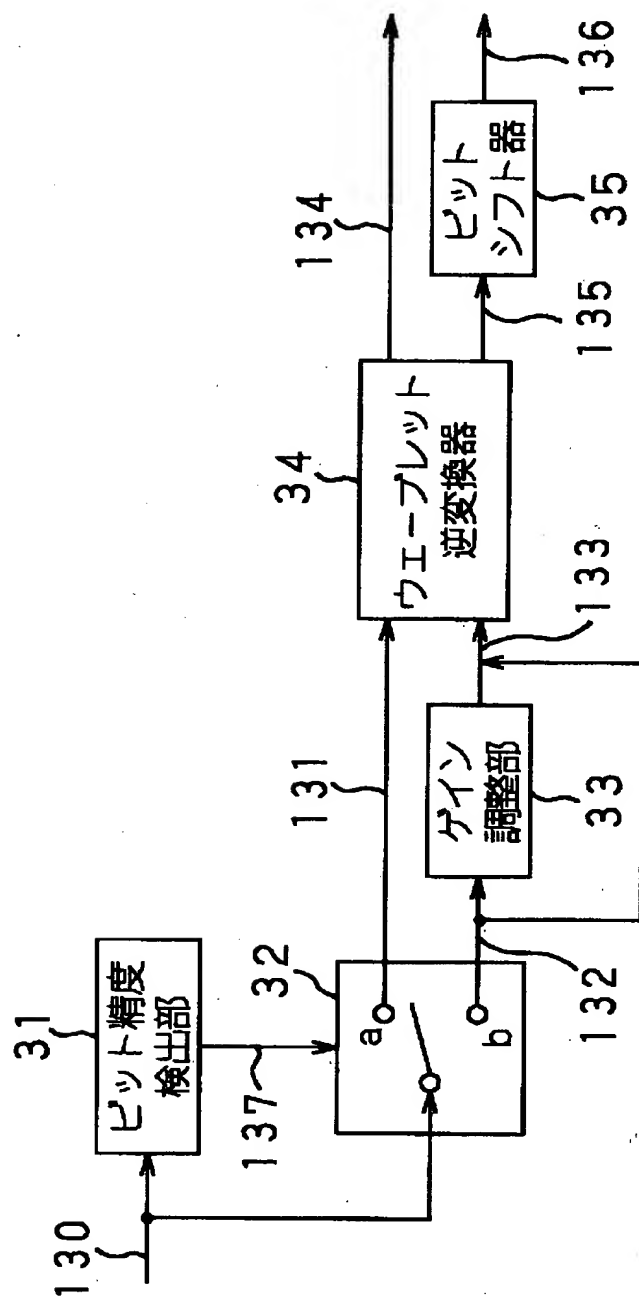
【図 1 3】



【図 1 4】



【図 15】



【図 16】

Value(bits) MSB LSB	Transform type
0000 0000	9-7 irreversible wavelet transform
0000 0001	5-3 irreversible wavelet transform
0000 0010	5-3 irreversible wavelet transform
	All other values reserved.

【書類名】 要約書

【要約】

【課題】 ウェーブレット変換のハードウェア構成を増加させることなく画質や圧縮率の選択の自由度を高める。

【解決手段】 入力画像データ 1 0 0 を所定の領域だけデータ読み出しメモリ部 1 に読み出し蓄積する。データ読み出しメモリ部 1 にデータが蓄積され次第、これら画像領域に対し、ウェーブレット変換部 5 で水平または垂直方向のウェーブレット変換フィルタをかける。ウェーブレット変換部 5 は、固定小数点型ウェーブレット変換部 3 と、整数型ウェーブレット変換部 4 とを備え、データ読み出しメモリ部 1 からのデータを切り替え部 2 で切り替え制御して、固定小数点型ウェーブレット変換部 3、整数型ウェーブレット変換部 4 のいずれか一方に送るようになっている。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都品川区北品川6丁目7番35号
氏 名	ソニー株式会社